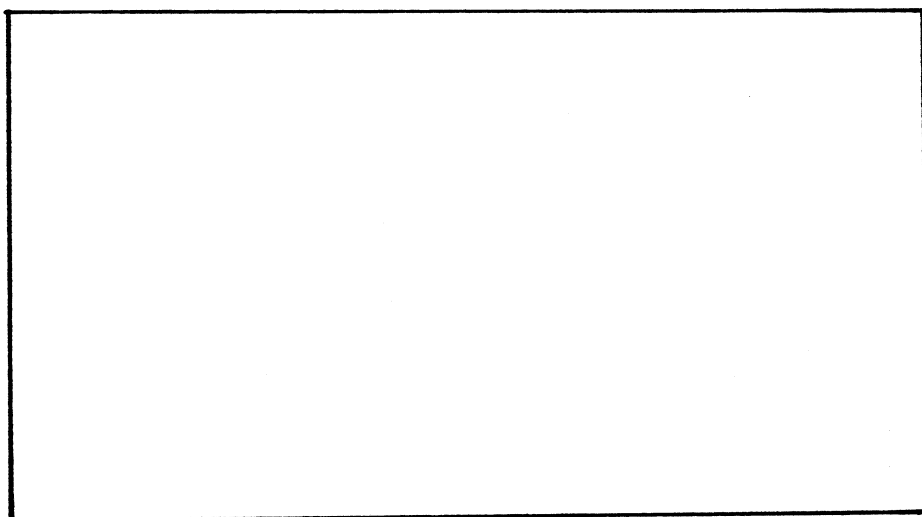


FELSÖKNINGSANVISNINGAR

för

4680 I/O, RAM, PROM-ROM och CPU-kort.

Data Board



DataSweden

EOX 2029 183 02 TABY 08 - 768 06 60

INNEHALLSFÖRTECKNING

1. Allmänt
2. Synpunkter på provning
3. Felsökningsanvisningar för I/O-kort
 - Figur 1
I/O-bussanpassning, kortvalet
 - Figur 2
Logik för interrupt
4. Felsökningsanvisning för RAM-minnen
5. Felsökningsanvisning för PROM - ROM-minnen
6. Felsökningsanvisning för CPU- och STY-korten
7. I/O-testare, beskrivning
 - 7.1 Allmänt
 - Figur 3
4680 I/O-testare
 - 7.2 Generell beskrivning av testning av I/O-kort för 4680.
 - Figur 4
32U16I
 - 7.3 Exempel på testning av kort med procedur, ex. 4680 15 (4015)
 - Figur 5
SP1-SÄND

APPENDIX STANDARD INTERFACE SP1

1. ALLMÄNT

Att presentera felsöknings- och testinstruktioner för varje kort ingående i 4680-serien låter sig av praktiska skäl ej göras. I det följande kommer generella anvisningar att presenteras för felsökning av:

- I/O-kort
- RAM-kort
- PROM-ROM-kort

Vissa problem illustreras med kompletterande kretsscheman.

Före de mera konkreta avsnitten ges några allmänna synpunkter.

2. SYNPUNKTER PÅ PROVNING

Anvisningarna i detta avsnitt är allmängiltiga.

Generellt gäller för nyproducerade kort som användaren i detta fallet konstruerat själv, att dessa före den elektriska felsökningen skall okulärbesiktigas. Främst fästes uppmärksamheten på löd- och monteringsfel samt rent mekaniska skador.

För kort vilka erhållits för service, skall angivna fel åtgärdas samt därefter kortets övriga funktioner kontrolleras.

De vanligaste feltyperna är för nyproducerade kort

- lödfel
 - felmonterade komponenter
 - invikta komponentben
 - lödbryggor
- och för servicekort
- fel kanalval
 - trasiga utsteg
 - kortet felvänt i rack
 - trasiga kontaktstift
 - felaktig spänning till kortet

När det gäller system har det visat sig att cirka 95 % av alla fel återfinns i kringutrustningen.

3. FELSÖKNINGSANVISNINGAR FÖR I/O-KORT

Test av kortet börjar lämpligen med kontroll av kanalvalslogiken. Den består av följande:

- adressplugg
- adressavkodare
- D-vippa för minnesfunktion
- buffertar för strobsignaler (CS^X och RST^X)

Se figur 1.

Ersätt adresspluggen med en dip-switch. Ge RST^X -kommando för att börja testen från känt läge. Lysdioden skall vara släckt.

Ställ in CS 1 på dip-switchen och samma värde på databussen. Ge CS^X -kommando. Lysdioden skall nu tända samt $\bar{Q}$ -utgången på vippan går låg. Upprepa testen med CS = 2, 4, 8, 16 och 32, varvid samma värde på samma sätt som tidigare inställes på databussen. Kontrollera att CS väljes bort genom att ställa in ett värde, vilket avviker från dip-switchens på databussen. När kortet är valt skall CS^X -utgångarna vara låga om de finns på kortet.

Om testen går fel börjar felsökningen med att man kontrollerar att CS^X strob kommer fram till vippans klockingång samt att vippans D-ingång är hög när databus och dip-switch har samma värde. Vid fel följes signalen från källan.

De olika huvudgrupperna representeras på komponentnivå av

- | | | |
|----------------------------|---|---|
| - adressplugg | ; | dip-shunt |
| - adressavkodare | ; | exclusive or med öppen kollektorutgång (74 LS 266) |
| - vippa för minnesfunktion | ; | vanligen 74 LS 74 (kan förekomma I-K vippa kopplad som D-vippa) |
| - buffertar för strobarna | | använd vanliga grindar ur 74 LS-serien eller inverterare |

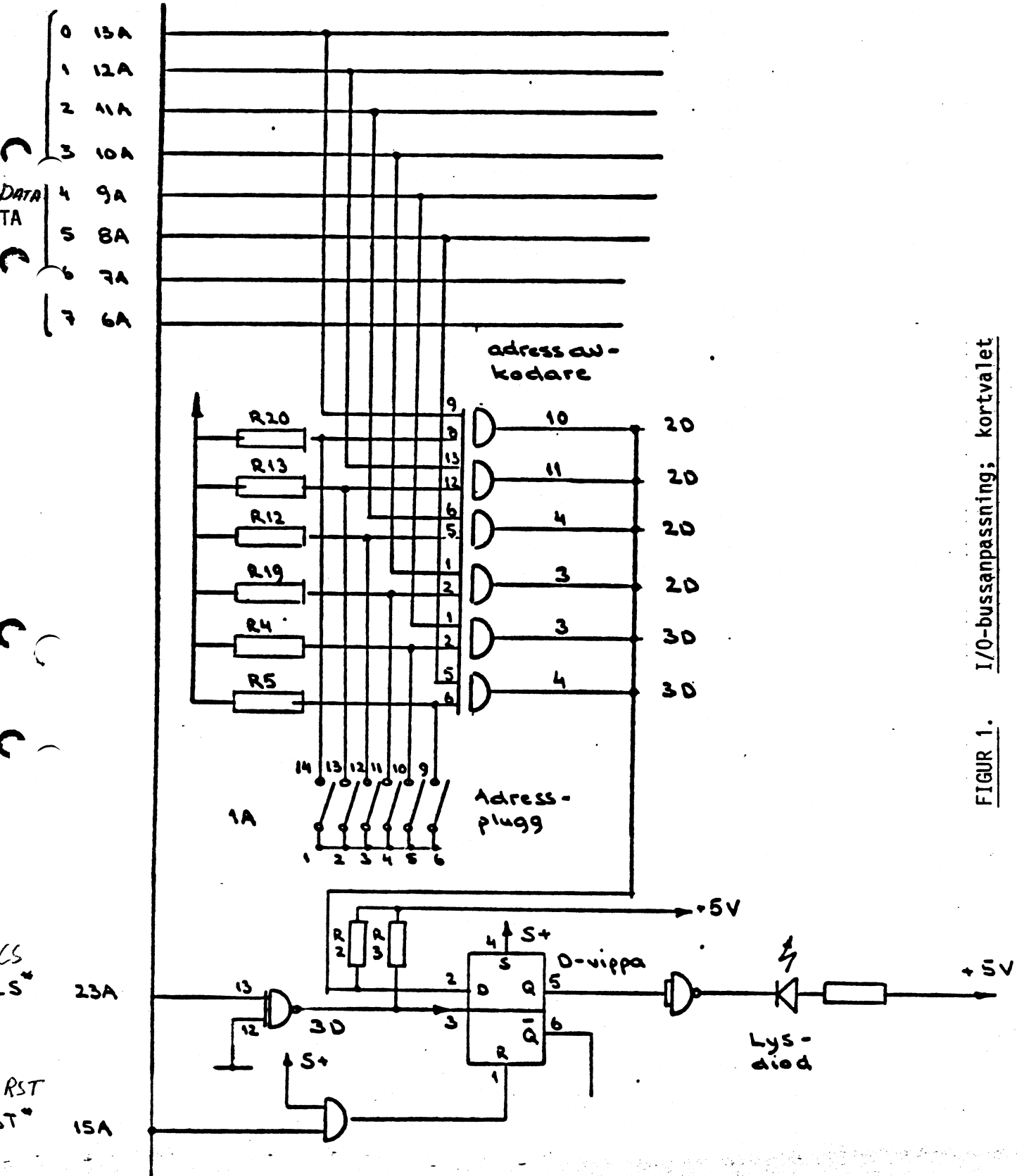
Efter test av kanalvalslogik börjar test av kommandostrobar $C1^X$ - $C4^X$ samt INP^X och $STAT^X$. För att dessa strobar skall kunna komma in på kortet måste detta vara valt. Dessutom måste grindvillkoret för strobarna vara uppfyllt. Detta kommer från kanalvalslogiken. I de flesta fall är grinden av or-typ, vilket innebär att signalen skall vara låg, för att stroben skall kunna komma in på kortet.

Då samtliga strobsignaler, som användes på kortet fungerar, testas kortets huvudfunktioner. För att göra detta är det lämpligt att försöka simulera den belastning som kortet normalt arbetar mot. För kort, vilka arbetar mot utrustning, som lämnar statussignaler, kan denna simulering utföras genom att lämpliga utfunktioner återkopplas till kortet.

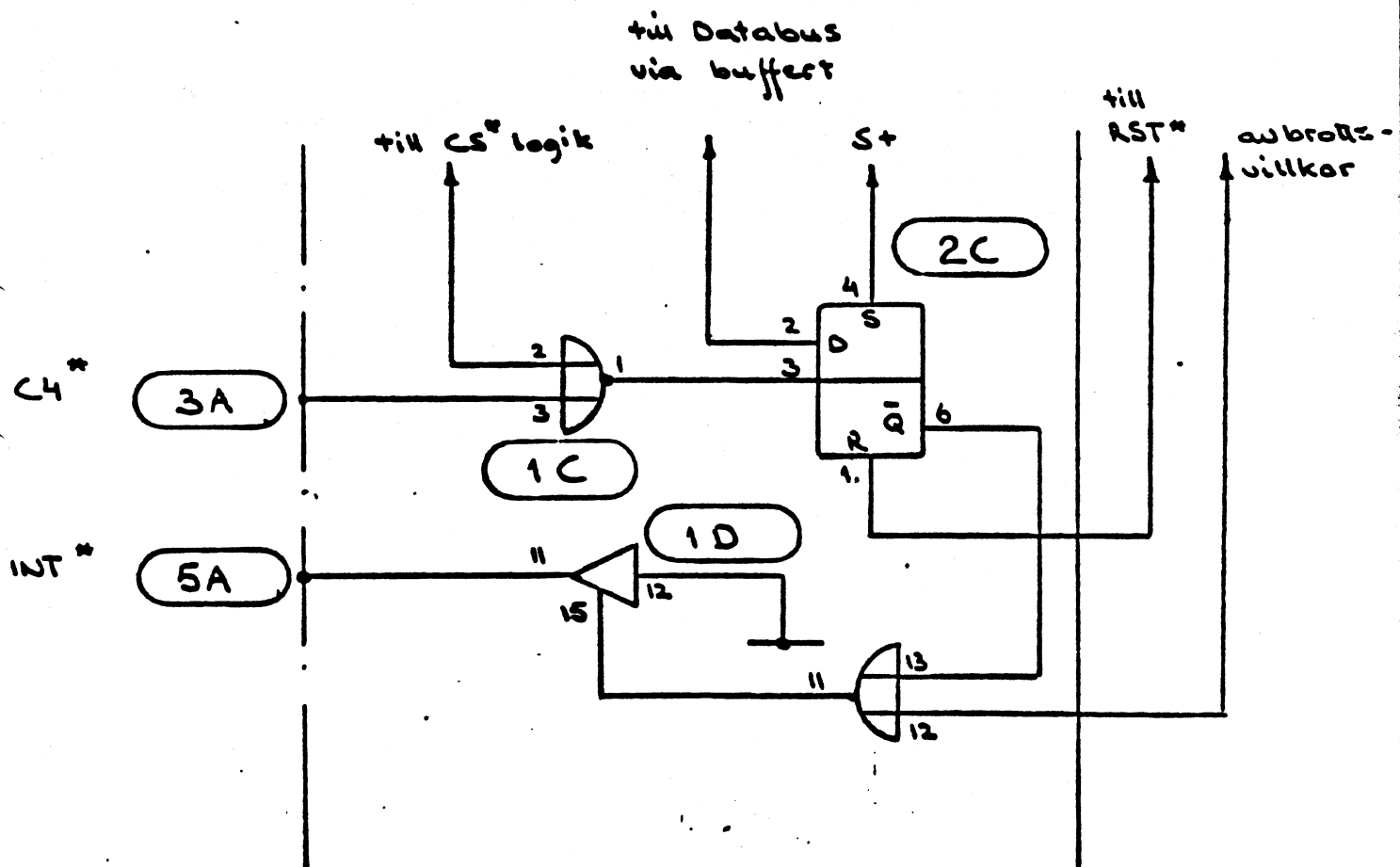
Vissa korttyper har möjlighet till avbrottssignalering (INT^X) till CPU-enheten. Fig. 2 visar typisk logik för interrupt.

Av programspecifikationen för kortet framgår grundvillkoret för INT. Styrning sker med kommando C4 samt en parameter på databussen.

$\bar{Q}$ -utgången för vippan i fig. 2 går då låg, vilket möjliggör INT om or-grindens andra ingång går låg. OBS! Utbufferten är tristate, vilket medför att utgången är odefinierad när den $\bar{e}_j$ är vald. Sekundärvillkoret för INT kan vara en eller flera signaler.



FIGUR 1. I/O-bussanpassning; kortvalet



FIGUR 2. LOGIK FÖR INTERRUPT

4. FELSÖKNINGSANVISNING FÖR RAM-MINNEN

Starta med att ansluta kortet till en disabled I/O-testare. Kortets strömförbrukning kontrolleras.

Därefter sättes kortet på ett förlängningskort, vilket kopplas till ett testsystem. Programmen RAM L eller RAM H startas.

Om systemet ej startar så ligger antingen adress- eller dataledning stadigt på en nivå eller två ledningar ihop. Kort med denna typ av fel kan provas i I/O-testaren genom att sätta signaler höga alternativt låga enligt pinnumret för kortkontakten, vilket finns angivet för varje omkopplare. Dessutom isättes lämplig adressplugg (utan byglingar).

Då testprogrammet startar kommer det att ställa ett antal frågor, vilka besvaras.

Felutskrift sker genom att adress och data angives. Genom utskriften kan man sluta sig till vad för slags fel som föreligger.

Vid test av dynamiska RAM är det efter felutskrift lämpligt att välja loopande test för kontroll av refresh-logiken.

5. FELSÖKNINGSANVISNING FÖR PROM-ROM-MINNEN

Testen utföres som för RAM-minnen med den skillnaden att oscilloskop användes för kontroll av signalerna.

En alternativ metod, vilken har många fördelar, är att på kortet sätta PROM med känt innehåll och därefter köra programcheck mot kortet. Om allt är OK skrives detta ut, i annat fall erhålles, på motsvarande sätt som vid RAM-test, felutskrift med angivande av adress och data, varefter felen kan identifieras.

6. FELSÖKNINGSANVISNING FÖR CPU- OCH STY-KORTEN

Testprogrammen för specifika kort - t ex CPU och STY - är under utveckling och kommer att kunna beställas från SATTCO AB.

7. I/O-TESTARE, BESKRIVNING

De testinstruktioner, vilka beskrivs i den följande texten, är uppbyggda kring I/O-testare 8022. En kort beskrivning av tesutrustningen kan därför vara på plats.

Siffrorna i texten hänför sig till en schematisk layout (fig. 3) av testpanelen. I/O-testaren består av en kontrollpulpet med anslutningsmöjlighet till 4680 bakplanet. Testaren innehåller kontroll-organ för att simulera de kommandon, vilka CPU-enheten kan ge till I/O-systemet, samt ett antal kontrollampor, vilka indikerar den logiska nivån på I/O-bussen, data-bussen samt option-bussen. För underlättande av mätning är samtliga signaler statiska. Kontroll-switcharna med tillhörande logiknivå-indikatorer är följande:

1	CS	kanal vals-kommando	
2	OUT	data ut	"
3	C1	kontrollfunktions kommando	1
4	C2	"	" 2
5	C3	"	" 3
6	C4	"	" 4
7	INP	data in kommando	
8	STAT	status	"
9	RST	Reset kommando för I/O-syst	
10	Data 0-7	data buss	
11	Option 0-7	option buss	
12	Int	interrupt-kontroll	
13	CSS	sekundärt kanal-val	

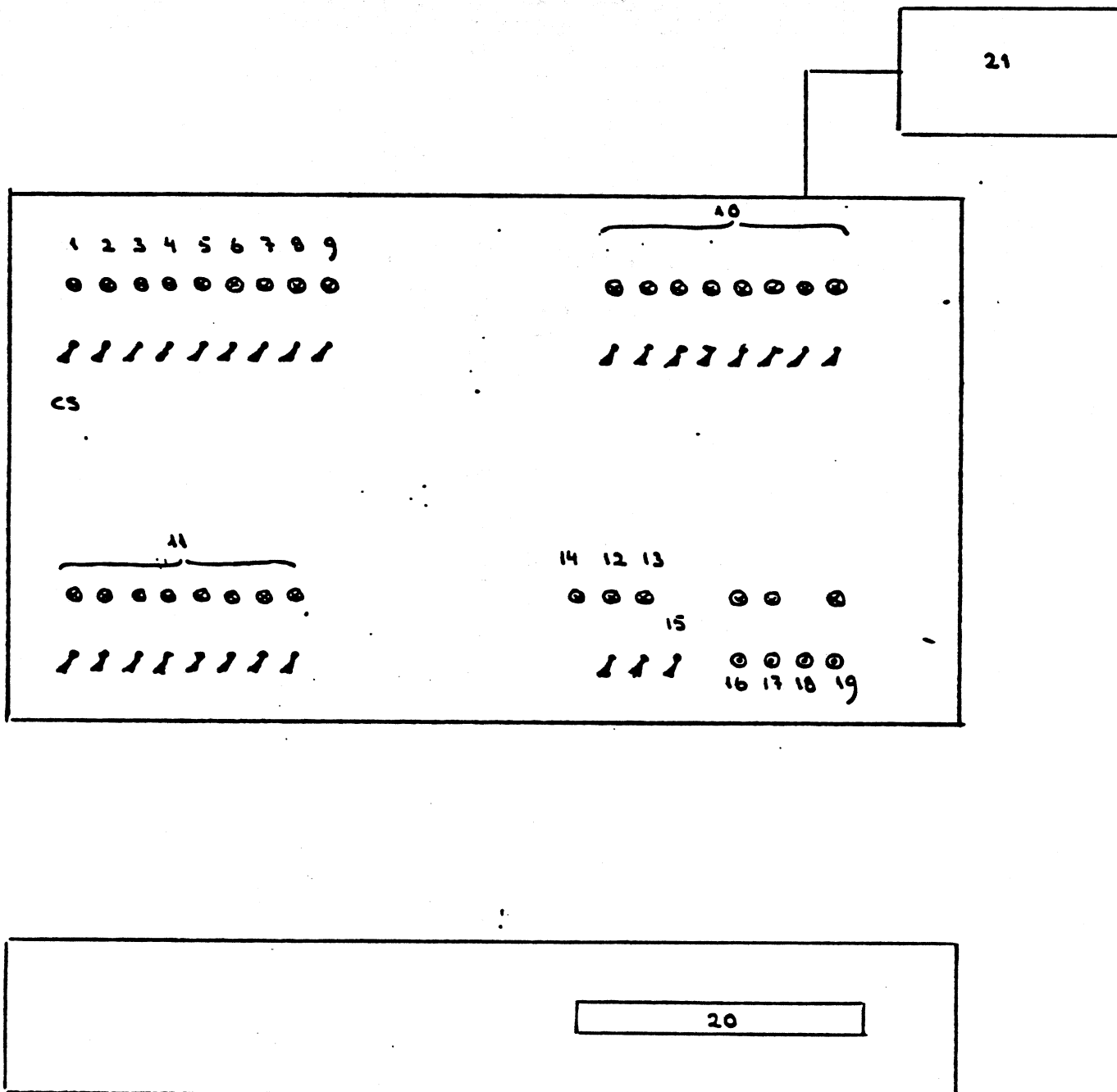
Kontroll-switcharna är i nedfällt läge inaktiva (representerar samma logiska nivå som på I/O-bussen, när respektive signal ej är aktiverad).

14	CSB	kanalvals-svar	
15		in- och urkoppling av samtliga kontrollfunktioner	
16-19		uttag för spänningsmatning resp. för kontroll av spänning	
20		anslutnings-kontakt för I/O-kort	
21		anslutnings-kabel med skarvkort för anslutning till 4680 bakplan.	

OBS! Som option går det att anskaffa ett kraftaggregat för inbyggnad i I/O-testaren.

7.1 Allmänt

Den struktur som I/O-korten har, medför att styr- och kontrollfunktioner på korten är mycket lika. Detta innebär att testningen av korten kan standardiseras. I de följande avsnitten följer generella beskrivningar för olika funktioner på I/O-korten. Dessa beskrivningar är applicerbara på alla kort, med undantag för procedurkort, som t ex USART.



FIGUR 3. 4680 I/O-TEST

7.2 Generell beskrivning av testning av I/O-kort för 4680

I den följande texten tas som exempel för felsökning 4680 A6 kortet (4006) (32U 16I). Detta kort är lämpligt på grund av dess enkla funktion. Lämplig testutrustning är förutom I/O-testare och strömförsörjning en logikpenna med nivådetektering (Tektroni eller H-P).

Testning av kort börjar med att ett RST kommando ges till kortet. Detta kommando nollställer kortet, vilket innebär att felsökning kan starta från ett känt läge.

RST signal kommer in på kortet via stift 1P15A och är aktiv "0". Signalen nollställer vippra för kanalval (2B1) samt samtliga utgångar via buffertsteg 2A 5-6 samt 2A 9-8.

Om kanalvals-vippra samt utgångar är nollställda fortsätter testen med kontroll av kanalval (CS). Det är lämpligt att adresspluggen ersättes med en lämplig switch, så att kortets kanalval enkelt kan ändras.

Adresspluggen inställes på address 0 samt Data-omkopplarna inställes för data = "0". Kanalvals-kommando ges med omkopplare "CS". Signalen kommer in på 1P23A, som via buffert går till vippra 2B3 och 2B11, vilket är vipprarnas klockingångar (74LS74). Dessa ändrar läge beroende på respektive vippas logiska nivå på data ingång. I detta fall skall vippra 2B2 vara "1" och 2B12 vara "0". Vippra 2B5 går till logisk nivå "0", vilket medför att OR-grind 1A och del av IB:s (1A 2-5-9-12; IB2) ena ingång får logisk nivå "0". Via dessa grindar blir det nu möjligt att ge kommando till kortet. Buffertsteg 2A3 blir dessutom låg, vilket medför att lysdiod D1 tänds via det inverterade steget 2A 11; 13 - 2A 10; 12. Motståndet R1 begränsar här strömmen till ett för lysdioden lämpligt värde. Skulle dioden ej tända, följ de beskrivna signalvägarna med logikpennan.

Därefter testas övriga kanal-nummer 1, 2, 4, 10, 20 och 40 angivna i oktal talbas. Glöm ej att ställa in samma värde på data-bussen med hjälp av Data-omkopplarna. Om kortet ej skulle väljas, testas 2B2 signalen, som skall vara "1" om adressplugg och data är lika. Om signalen ej är "1" ligger felet i någon av kretsarna 1C 3, 4 eller 3C3, 4 10, 11. De lägsta nivåerna kring dessa kretsar testas (typ exklusive nor med open collector). I nästa steg undersöks om kortet ej väljs på kortval, som är avsedda för andra kort, beroende på att data och adressplugg är skilda från varandra.

När "CS" funktionen är färdigtestad fortsätter man med övriga funktioner på kortet, i detta fall C1, C2 och C3. OBS kortet skall vara valt när funktionerna testas (D1-lyser). I detta fall skall 2P 17A, 17B, 18A samt 18B vara kopplade till 0-volt, om utgångarna skall kontrolleras. Om så ej är fallet intar de tristate-läge.

Testning av funktionen C1 - C3 utföres genom att data ändras. Därefter ges aktuellt kommando och signalvägen följes enligt schema.

"INP" kommando testas på likartat sätt. I detta fall kan man välja inport med data bit 7, när CS kommando ges. Om bit 7 = "0" väljes ingångarna 2P21A - 24B, och om bit 7 = "1" väljes ingångarna 2P28A - 31B. Test av ingången göres lättast om respektive ingång sätts till logisk "0", vilket medför att tillhörande indikator i I/O-testaren för data släcks. Signalvägen kontrolleras, om så erfordras, på tidigare nämnt sätt.

Observera, att när kortet är valt, skall indikator för CSB på I/O-testare vara släckt.



4009

7.3 Exempel på testning av kort med procedur, ex 4680 15 (4015)

För att exemplifiera testning av kort med procedur genomgås 4680 15, som är ett kort avsett att arbeta mot printer eller liknande kringutrustning och som har standard SP1 interface som gräns mot dator.

Börja med att läsa specifikation och studera pulsdigram för överföring mellan 2 st SP1-enheter.

Börja test med kontroll av CS-funktionen enligt tidigare beskrivning. OBS! CSB är släckt när kortet är valt. Anslut lämplig simulator till 2P (kan vara SP1-mottagare ur 4680-serien).

Enligt spec. för överföring av data skall sändande enhet tala om för mottagaren att den finns och är funktionsduglig. Detta görs med C2-kommando samt data bit 7 = "1", vilket sätter vippa 3A9 till "1", vilket i sin tur via Buffer 4B6 signalerar SO. OBS! Diod D4 förhindrar att mottagare får tecken, utan att sändaren har meddelat att den är operabel.

Hjälpfunktionen CA testas på tidigare nämnt sätt. Man bör observera att när mottagare hämtar tecken skall vippa 3A5 nollställas. Detta utföres genom C1-kommando med data bit 7 = "1".

Detta kort innehåller "Status", som testas på samma sätt, som en "INP". OBS! i detta fall genereras status av den simulator, som används eller alternativt printer.

Logik för interrupt. Interrupt enablas med C4-kommando samt data bit 7 = "1". Övrig interrupt-logik finns i IC-krets 4D. Studera datablad för kretsen. IC-krets 4D generera även status signalen "data efterfrågas".

Vidare bör observeras att paritetsgeneratoren 4A ställs om vid CA-kommando.

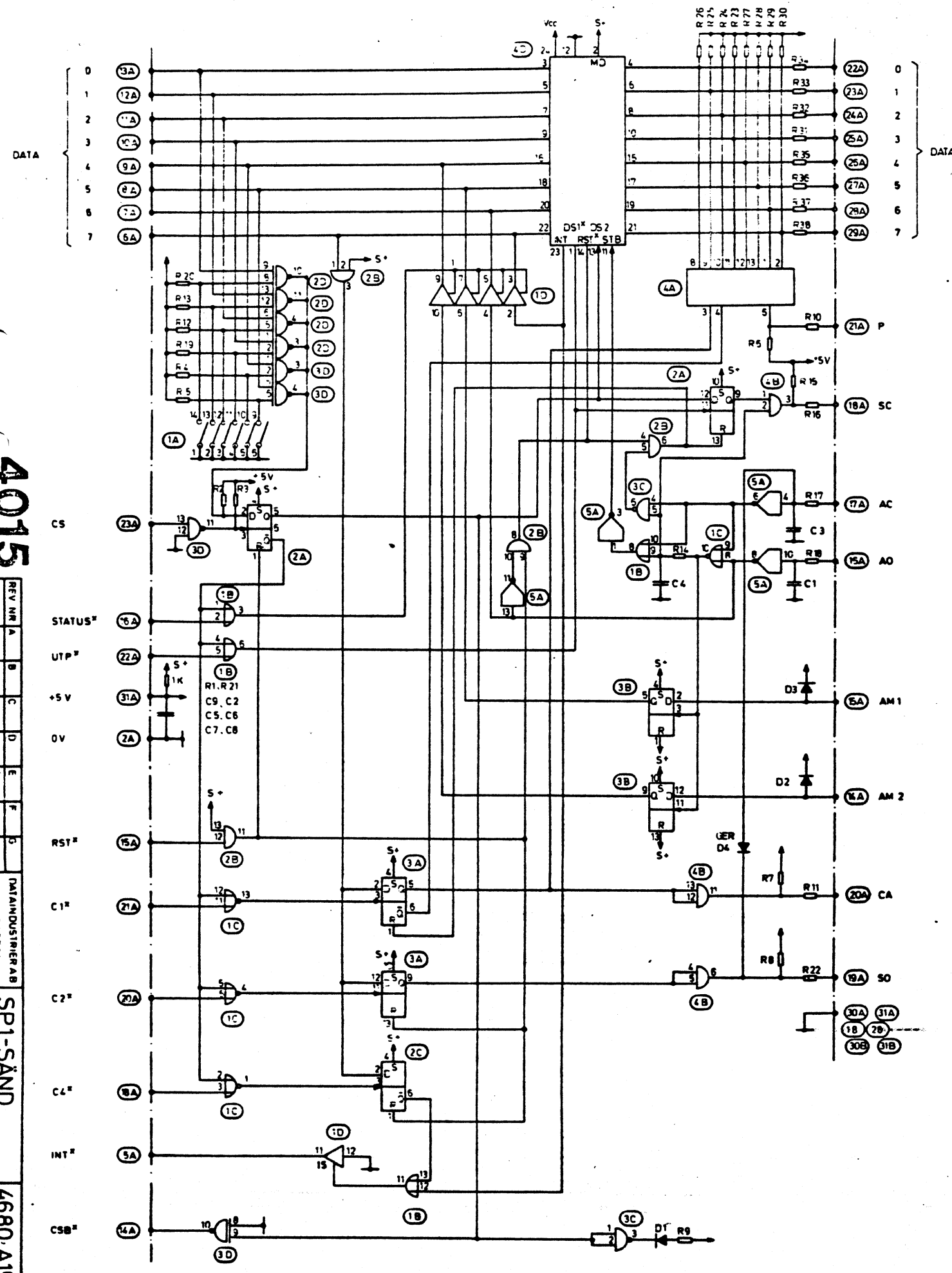
4015

REV NR	A	B	C	D	E	F	G
DATUM							

INDUSTRIER AB
BY SWEDEN

SP1-SÄND

4680 A15



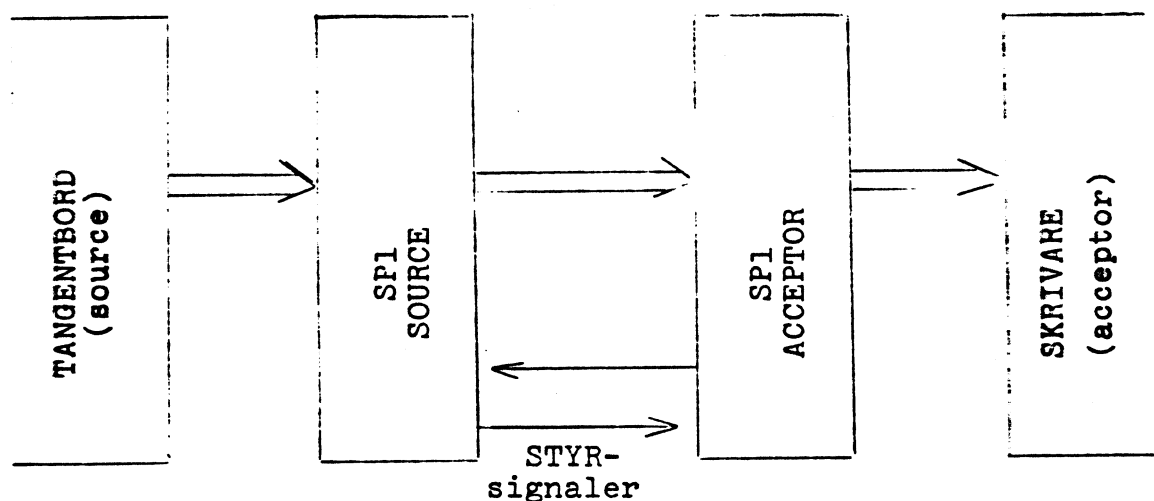
Figur 5. SP1-sänd

SP1 - INTERFACE - GENERELL BESKRIVNING

Ett standard-interface för parallell dataöverföring, kallad SP1, används för teckenvis överföring av data från en sändare (source) till en mottagare (acceptor)

En indataenhet, t.ex. ett tangentbord innehåller ett sändande SP1-interface (source), medan en utdataenhet, t.ex. skrivare innehåller ett mottagande SP1-interface (acceptor).

I figur 1 är ett tangentbord direkt anslutet till en skrivare. För att öka överskådligheten är SP1-interfacen i figuren ritade åtskilda från enheten i övrigt. I verkligheten finns SP1-interfacen inbyggda i resp enhet.

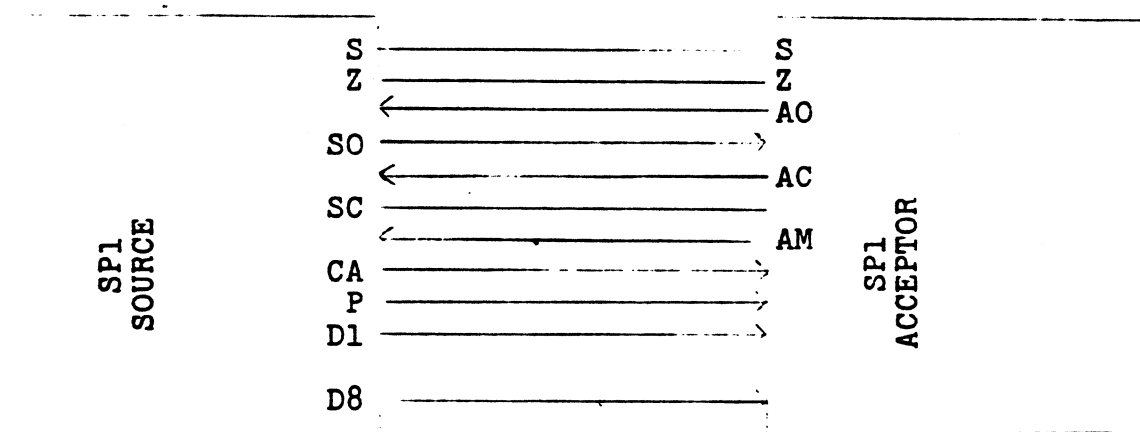


FIGUR 1. Kommunikation tangentbord-skrivare

Som framgår av figuren så ligger SP1-interfacen direkt på varsin ände av förbindelsekabeln mellan enheterna. Det är SP1-interfacen som helt och hållet övervakar och kontrollerar teckenöverföringen mellan tangentbordet och skrivaren.

Data överförs parallellt på en 8-bits dataledning, med ett 8-bits tecken i taget. Varje teckenöverföring kontrolleras med ett antal styrsignaler av SP1-interfacen. Först efter det att en överföringscykel är fullbordad kan nästa tecken sändas ut.

Då man slår ner en tangent på tangentbordet, så skickas inte tecknet ut på kabeln förrän en viss utväxling av styrsignaler mellan SP1-interfacen skett. Då skrivaren tagit emot data och skrivit ut motsvarande tecken måste en ytterligare utväxling av styrsignaler ske, innan nästa teckan kan överföras. De signaler som förekommer i ett SP1-interface återges nedan i figur 2.



FIGUR 2. Signaler i SP1-interface

Sändaren kan i detta fall vara 4015 och mottagaren en utdataenhet. Men sändaren kan lika gärna vara en indataenhet och mottagaren 4016. Sändare och mottagare kan givetvis också vara t.ex. tangentbord och skrivare. Teckenöverföringen sker på samma sätt i samtliga fall.

Av SP1-signalerna enligt figur 2 går tre signaler AC, AC och AM från acceptor till source. Tolv signaler SO, SC, CA, P och D1-D8 går från source till acceptor. Två trådar är gemensamma, nämligen S och Z.

Samtliga signalers funktion förklaras nedan.

S, Screen

Till denna kontakt är kabelskärmen (cable screen) ansluten.

Z, Zero voltage reference

Z är detsamma som jordningspunkt, till vilken chassit på bägge enheterna ansluts.

AO, Acceptor operable

AO upplyser sändaren att mottagande enheten är funktionsduglig (AO=1) eller ej (AO=0).

SO, Source operable

SO upplyser mottagaren att sändande enhet är funktionsduglig (SO=1) eller ej (SO=0).

Exempel på att en enhet ej är i funktion kan vara:

"Matningsspänningen ej inkopplad", "remsa ej ilagd", "pappersbyte pågår", etc.

Teckenöverföring kan ej ske då AO eller SO är 0. Bägge enheterna står stilla.

AC, Acceptor Control

Mottagaren (acceptor) signalerar "Data efterfrågas" genom att ändra AC från 0 till 1. Före detta kontrolleras:

- 1/ SC=0 (se nedan under punkt SC)
- 2/ Mottagande enhet är redo att ta emot data.
- 3/ AM är giltig (se nedan under punkt AM)

SC, Source Control

Sändaren (source) signalerar "Data redo" genom att ändra SC från 0 till 1. Data finns tillgänglig på de 8 datatrådarna D1-D8. Före detta kontrolleras:

- 1/ AC=1, mottagaren har efterfrågat data.
- 2/ Data är utlagd på datatrådarna D1-D8.
- 3/ AM har mottagits (se nedan under punkt AM).

Signalerna AC och SC är de egentliga styrsignalerna för teckenöverföringen. En teckenöverföring består av fyra moment:

Moment 1/ Mottagaren efterfrågar ett tecken genom att ändra AC från 0 till 1. Se AC ovan.

Moment 2/ Sändaren skickar ut ett tecken och anger detta genom att ändra SC från 0 till 1. Se SC ovan.

Moment 3/ Mottagaren anger, med att ändra AC från 1 till 0, att tecknet har mottagits.

Moment 4/ Sändaren anger, med att ändra SC från 1 till 0, att den uppfattat att tecknet har mottagits.

Styrsignalerna AC och SC arbetar efter principen "dubbel handskakning" (interlock). Varje ändring av en styrsignals logiska nivå följes alltid av en nivåändring av den andra styrsignalen. På så sätt övergår kontroller av teckenöverföringen växelvis från den ena enheten till den andra.

Vid dataöverföring mellan 4015 resp 4016 och yttre enheter, arbetar SPI-interfacen asynkront med avseende på datorn, vilket medför en buffertverkan. På så sätt kan "långsam" kringutrustning anslutas till 4015 resp 4016.

AM, Acceptor Message

Normalt sker all informationsöverföring från sändaren till mottagaren. Mottagaren har dock en möjlighet att ge begränsad backinformation till sändaren, genom att sätta signalen AM=1. Normalt ska AM vara 0.

AM sänds ut samtidigt som mottagaren efterfrågar data. AM måste därför vara definierad då AC går till 1. AM får därefter ej ändras förrän sändaren har tagit emot AM. Detta indikeras av sändaren då SC går till 1, samtidigt som data skickas ut.

AC, Acceptor Control

Mottagaren (acceptor) använder signalen AC för att efterfråga data. Mottagaren säger: "Data efterfrågas." genom att ändra AC från 0 till 1, efter att först ha kontrollerat:

- 1/ SC=0 (se nedan under punkt SC)
- 2/ Mottagande enhet är redo att ta emot data.
- 3/ AM är giltig (se nedan under punkt AM)

SC, Source Control

Sändaren (source) anger med signalen SC att data finns tillgänglig på de 8 datatrådarna D1-D8. Sändaren säger: "Data redo." genom att ändra SC från 0 till 1 efter att först ha kontrollerat:

- 1/ AC=1, mottagaren har efterfrågat data.
- 2/ Data är utlagd på datatrådarna D1-D8.
- 3/ AM har mottagits (se nedan under punkt AM).

Signalerna AC och SC är de egentliga styrsignalerna för teckenöverföringen. En teckenöverföring består av fyra moment varav de två första har återgivits ovan.

Moment 1/ Mottagaren efterfrågar ett tecken genom att ändra AC från 0 till 1.

Moment 2/ Sändaren skickar ut ett tecken och anger detta genom att ändra SC från 0 till 1.

Moment 3/ Mottagaren anger, med att ändra AC från 1 till 0, att tecknet har mottagits.

Moment 4/ Sändaren anger, med att ändra SC från 1 till 0, att den uppfattat att tecknet har mottagits.

S, Screen

Till denna kontakt är kabelskärmen (cable screen) ansluten.

Z, Zero voltage reference

Z är detsamma som jordningspunkt. Till kontakten Z är chassit anslutet på bägge enheterna.

De båda signalerna Z och S är utan intresse för SPI-interfacens logiska funktion och kommer ej mer att behandlas.

A0, Acceptor operable

Signalen A0 upplyser sändaren om mottagande enheter är funktionsduglig (operable) eller ej. Då mottagaren är "opererbar" är $A0=1$, i annat fall är $A0=0$.

S0, Source operable

Signalen S0 upplyser mottagaren om sändande enheten är funktionsduglig ($S0=1$) eller ej ($S0=0$).

De bägge signalerna A0 och S0 talar alltså om huruvida resp. enhet går att använda eller ej.

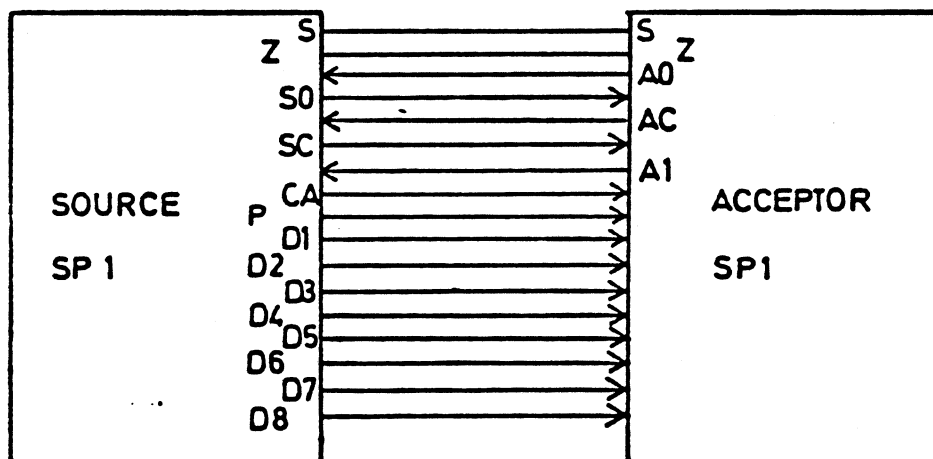
Exempel på att en enhet ej är i funktion kan vara:

"Matningsspänningen ej inkopplad", "remsa ej ilagd", "pappersbyte pågår", etc

Då A0 eller S0 är 0 kan ingen teckenöverföring ske, utan bägge enheterna står stilla.

Dataöverförs parallellt på en 8-bits dataledning, med ett 8-bits tecken i taget. Varje teckenöverföring kontrolleras med ett antal styrsignaler av SPI-interfacen. Först efter det att en överföringscykel är fullbordad kan nästa tecken sändas ut.

Då man slår ner en tangent på tangentbordet, så skickas inte tecknet ut på kabeln förrän en viss utväxling av styrsignaler mellan SPI-interfacen skett. Då skrivaren tagit emot data och skrivit ut motsvarande tecken måste en ytterligare styrsignalausväxling ske, innan nästa tecken kan överföras. De signaler som förekommer i ett SPI-interface återges nedan i figur 3.



FIGUR 3. Signaler i SPI-interface

Sändaren kan i detta fall vara 4680-15 INTERFACE och mottagaren en utdataenhet. Men sändaren kan lika gärna vara en indataenhet och mottagaren 4680-16 INTERFACE. Sändare och mottagare kan givetvis också vara t.ex. tangentbord och skrivare. Teckenöverföringen sker då på samma sätt i samtliga fall.

Av SPI-signalerna enligt figur 3, går tre signaler A0, AC och A1 från acceptor till source medan tolv signaler S0, SC, CA, P och D1-D8 går från source till acceptor. Två trådar är "gemensamma" nämligen S och Z. Samtliga dessa signalers funktion ska förklaras nedan.

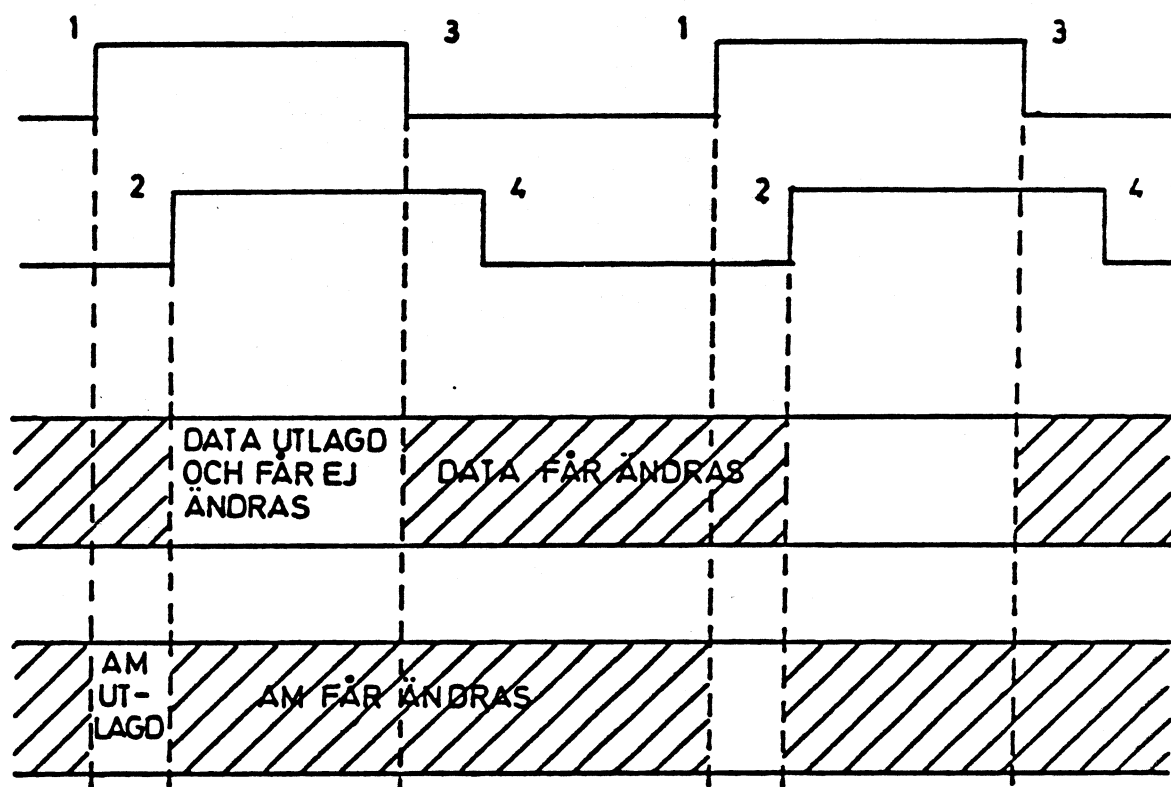
Observera att det inte finns några tidsvillkor för SP1-signalerna AC och SC. Då t.ex. ett tangentbord hopkopplas direkt med en skrivare, så börjar skrivaren direkt efterfråga data (AC = 1). Överföringscykeln ligger då och väntar i moment 1 (se ovan) och skrivaren kan vänta i obegränsad tid på svar från tangentbordet.

När så slutligen en tangent trycks ner (data utskickat, SC = 1), så sker en omedelbar teckenöverföring och signalerna "data mottaget" (AC = 0), "uppfattat" (SC = 0) och "data efterfrågas" (AC = 1) kommer i rask följd. Därefter kan skrivaren åter ligga och vänta på tecken från tangentbordet.

Härmed avslutas den generella beskrivningen av FACITS SP1-interface. För den som önskar ytterligare information om SP1, hänvisas till Facits beskrivningar (engelsk text):

Facit SP1, part 1 (specifications).
Facit SP1, part 2 (applications).

Dessutom hänvisas till Facits manualer för de olika enheterna med SP1-interface.



FIGUR 4. Överföringscykeln

"Utgångsläget" är $AC = SC = 0$, och överföringscykeln består av 4 moment, betecknade 1 - 4 i figuren.

- | | | | |
|---|-------------|---------------------|----------|
| 1 | MOTTAGAREN: | "Data efterfrågas", | $AC = 1$ |
| 2 | SÄNDAREN: | "Data redo", | $SC = 1$ |
| 3 | MOTTAGAREN: | "Data mottaget", | $AC = 0$ |
| 4 | SÄNDAREN: | "Uppfattat", | $SC = 0$ |

Det är alltså alltid mottagaren som börjar överföringscykeln, genom att sätta $AC = 1$, data efterfrågas.

Efter det att överföringscykeln är fullbordad, är SPI-interfacen tillbaka i utgångsläget $AC = SC = 0$. Nästa tecken kan nu överföras genom att mottagaren efterfrågar data ($AC = 1$).

CA, Control Available

Signalen CA, som skickas ut samtidigt som de 8 databitarna, anger om tecknet på datatrådarna D1-D8 avser normala teckendata eller styrkommandon. Om normala teckendata avses hålls CA på en logisk nolla, vid styrkommando är CA=1.

Några exempel på CA-meddelanden (CA=1) är: "Backa", "skriv" och "radera".

I nedanstående tabell visas som exempel en förteckning över de styrkommandon som gäller för Facit kassetbandspelare 4202.

styrkommando	DATA BITS NR	P	CA
	8 7 6 5 4 3 2 1		
SKRIV (ett block)	0 0 0 0 0 1 0 1	0	1
STOPP	0 0 0 0 0 1 1 0	0	1
LXS (ett block)	0 0 0 0 0 0 1 1	0	1
KONTROLLXS (ett block)	0 0 0 1 0 0 1 1	1	1
BACKA (ett block)	0 0 0 0 0 0 1 0	1	1
RAJERA (150 tecken)	0 0 0 0 1 1 1 1	0	1
SPOLNING TILL BOT	0 0 1 1 0 1 1 0	0	1
ATERSPOLNING TILL FRIGÖRELSE	0 0 1 0 0 1 1 0	1	1

P är paritetsbit för udda paritet. Pariteten avkännes dock ej i 4202.

BOT = Beginning Of Tape.

P, Parity bit

Data som överförs från sändaren till mottagaren, vid varje överföringscykel, består av 10 bitar, nämligen databitarna D1-D8, CA och paritetsbiten P.

Styrsignalerna AC och SC arbetar efter principen "dubbel handskakning" (interlock). Detta innebär att varje ändring av en styrsignals logiska nivå alltid följes av en nivåändring av den andra styrsignalen. På så sätt övergår kontroller av teckenöverföringen växelvis från den ena enheten till den andra.

Vid dataöverföring mellan 4680-15,16 INTERFACE och yttre enheter, arbetar SPI-interfacen asynkront med avseende på datorn, vilket medför en buffertverkan. På så sätt kan "långsam" kringutrustning anslutas till 4680-15,16 INTERFACE.

AM, Acceptor Message

Normalt sker all informationsöverföring från sändaren till mottagaren. Mottagaren har dock en möjlighet att ge begränsad backinformation till sändaren, genom att sätta signalen AM=1. Normalt ska AM vara 0.

AM sänds ut samtidigt som mottagaren efterfrågar data. AM måste därför vara definierad då AC går till 1. AB får därefter ej ändras förrän sändaren har tagit emot AM. Detta indikeras av sändaren då SC går till 1, samtidigt som data skickas ut.

Normalt ska AM hållas på logisk nollnivå, och eftersom mottagarens meddelandekanal bara består av en bit, så kan endast mycket enkla "AM-meddelande" (AM=1) sändas.

Typiska AM-meddelanden är t.ex. "paritetsfel", "bandet slut". Om mer avancerade backmeddelanden önskas sända, ska enheterna förses med två SPI-interface, en i vardera förbindelseriktningen.

P är en paritetsbit för udda paritet, dvs antalet ettor i de tio överförda bitarna ska vara udda. Användandet av paritetsbiten är villkorligt, dvs sändaren kan generera en paritetsbit eller ej. Om sändaren ej genererar paritetsbit hålls P på logisk noll-nivå.

D1-D8, Data bits

På trådarna D1-D8 överförs det egentliga tecknet, som ett 8-bits ord i parallellform. D1 är minst signifikant bit (LSB) och D8 är mest signifikant bit (MSB).

Vid överföring av teckenkod, så gäller att enheterna använder standard 7-bits ISO-kod för de s.k. grafiska tecknen ("skrivmaskins-tecknen").

I figur 4 på omstående sida visas sammanfattningsvis ett signaldiagram för en teckenöverföringscykel mellan två SPI-interface (source och acceptor).

Signalerna A0 och S0 är ej markerade i figuren utan förutsätts vara 1. Här bör emellertid påpekas att om någon enhet skulle bli funktionsoduglig (A0=0 eller S0=0) under pågående sändning så avbryts teckenöverföringen omedelbart.

Beteckningen "DATA" i figuren avser D1-D8, CA och P.

Hänsyn till fördröjningstider i ledningar o dyl har ej tagits.

Typiska AM-meddelanden är t.ex. "paritetsfel", "bandet slut".
Om mer avancerade backmeddelanden önskas sända, ska enheterna förses med två SPI-interface, en i vardera förbindelseriktningen.

CA, Control Available

CA skickas ut samtidigt som de 8 databitarna. Den anger om tecknet på datatrådarna D1-D8 avser normala teckendata eller styrkommandon. Om normala teckendata avses hålls CA på en logisk nolla, vid styrkommando är CA=1.

Några exempel på CA-meddelanden (CA=1) är: "Backa", "skriv" och "radera".

I nedanstående tabell visas som exempel en förteckning över de styrkommandon som gäller för Facit kassetthandspelare 4202.

<u>Styrkommando</u>	<u>DATA BITS NR</u>	<u>P</u>	<u>CA</u>
	8 7 6 5 4 3 2 1		
SKRIV (ett block)	0 0 0 0 0 1 0 1	0	1
STOPP	0 0 0 0 0 1 1 0	0	1
LÄS (ett block)	0 0 0 0 0 0 1 1	0	1
KONTROLLÄS (ett block)	0 0 0 1 0 0 1 1	1	1
BACKA (ett block)	0 0 0 0 0 0 1 0	1	1
RADERA (150 tecken)	0 0 0 0 1 1 1 1	0	1
SPOLNING TILL BOT	0 0 1 1 0 1 1 0	0	1
ÅTERSPOLNING TILL FRIGÖRELSE	0 0 1 0 0 1 1 0	1	1

P är paritetsbit för udda paritet. Pariteten avkännes dock ej i 4202.

BOT = Beginning Of Tape

0, Parity bit

Data som överförs från sändaren till mottagaren vid varje överföringscykel, består av 10 bitar, nämligen databitarna D1-D8, CA och paritetsbiten P.

P är en paritetsbit för udda paritet, dvs antalet ettor i de tio överförda bitarna ska vara udda. Användandet av paritetsbiten är villkorligt, dvs sändaren kan generera en paritetsbit eller ej. Om sändaren ej genererar paritetsbit hålls P på logisk noll-nivå.

D1-D8, Data bits

På trådarna D1-D8 överförs det egentliga tecknet, som ett 8-bits ord i parallellform. D1 är minst signifikant bit (LSB) och D8 är mest signifikant bit (MSB).

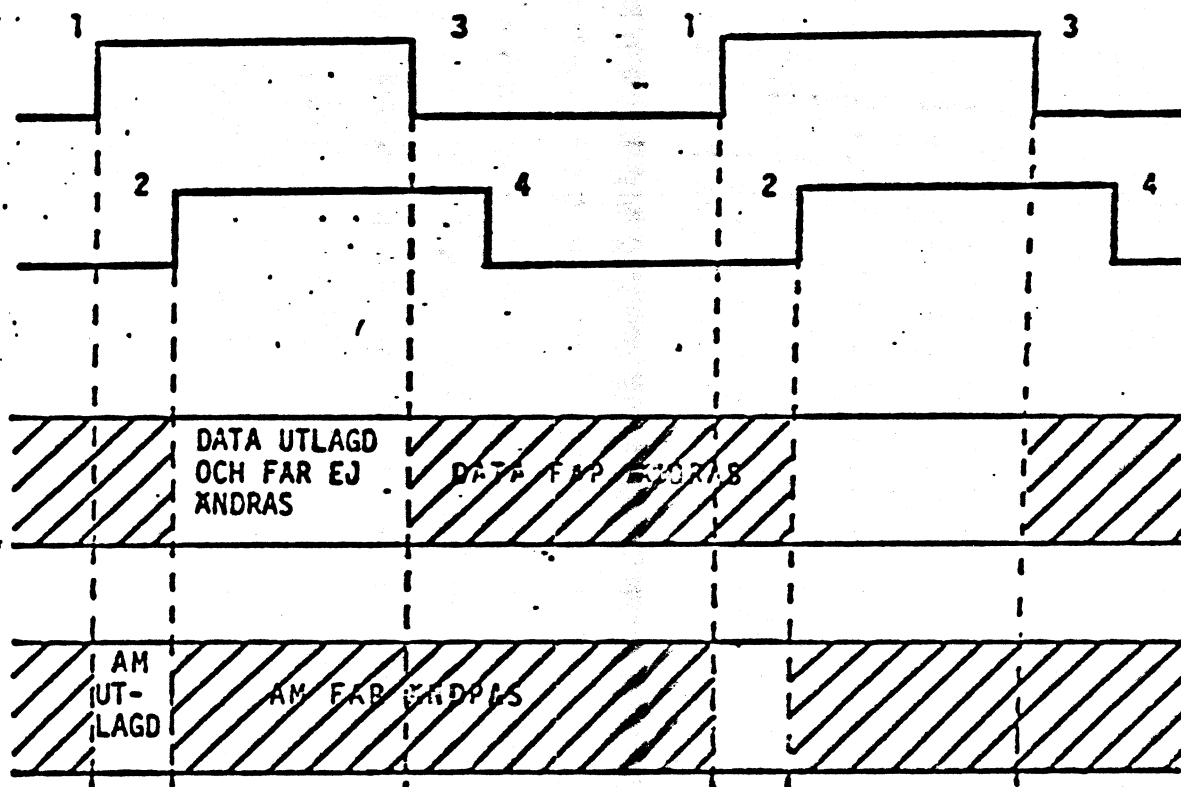
Vid överföring av teckenkod, så gäller att enheterna använder standard 7-bits ISO-kod för de s.k. grafiska tecknen ("skrivmaskins-tecknen").

I figur 4 på omstående sida visas sammanfattningsvis ett signaldiagram för en teckenöverföringscykel mellan två SPI-interface (source och acceptor).

Signalerna A0 och S0 är ej markerade i figuren utan förutsätts vara 1. Här bör emellertid påpekas att om någon enhet skulle bli funktionsoduglig ($A0=0$ eller $S0=0$) under pågående sändning så avbryts teckenöverföringen omedelbart.

Beteckningen "DATA" i figuren avser D1-D8, CA och P.

Hänsyn till fördröjningstider i ledningar o dyl har ej tagits.



FIGUR 3. Överföringscykeln

"Utgångsläget" är $AC = SC = 0$, och överföringscykeln består av 4 moment, betecknade 1 - 4 i figuren.

- | | | |
|---------------|---------------------|----------|
| 1 MOTTAGAREN: | "Data efterfrågas", | $AC = 1$ |
| 2 SÄNDAREN: | "Data redo", | $EC = 1$ |
| 3 MOTTAGAREN: | "Data mottaget", | $AC = 0$ |
| 4 SÄNDAREN: | "Uppfattat", | $EC = 0$ |

Det är alltså alltid mottagaren som börjar överföringscykeln, genom att sätta $AC = 1$, data efterfrågas.

Efter det att överföringscykeln är fullbordad, är SPI-interfacen tillbaka i utgångsläget $AC = SC = 0$. Nästa tecken kan nu överföras genom att mottagaren efterfrågar data ($AC = 1$).

Observera att det inte finns några tidsvillkor för SP1- signalerna AC och SC. Då t.ex. ett tangentbord hopkopplas direkt med en skrivare, så börjar skrivaren direkt efterfråga data (AC = 1). Överföringscykeln ligger då och väntar i moment 1 (se ovan) och skrivaren kan vänta i obegränsad tid på svar från tangentbordet.

När så slutligen en tangent trycks ner (data utskickat, SC = 1), så sker en omedelbar teckenöverföring och signalerna "data mottaget" (AC = 0), "uppfattat" (SC = 0) och "data efterfrågas" (AC = 1) kommer i rask följd. Därefter kan skrivaren åter ligga och vänta på tecken från tangentbordet.

Den som önskar ytterligare information om SP1, hänvisas till Facits beskrivningar (engelsk text):

Facit SP1, part 1 (specifications).
Facit SP1, part 2 (applications).

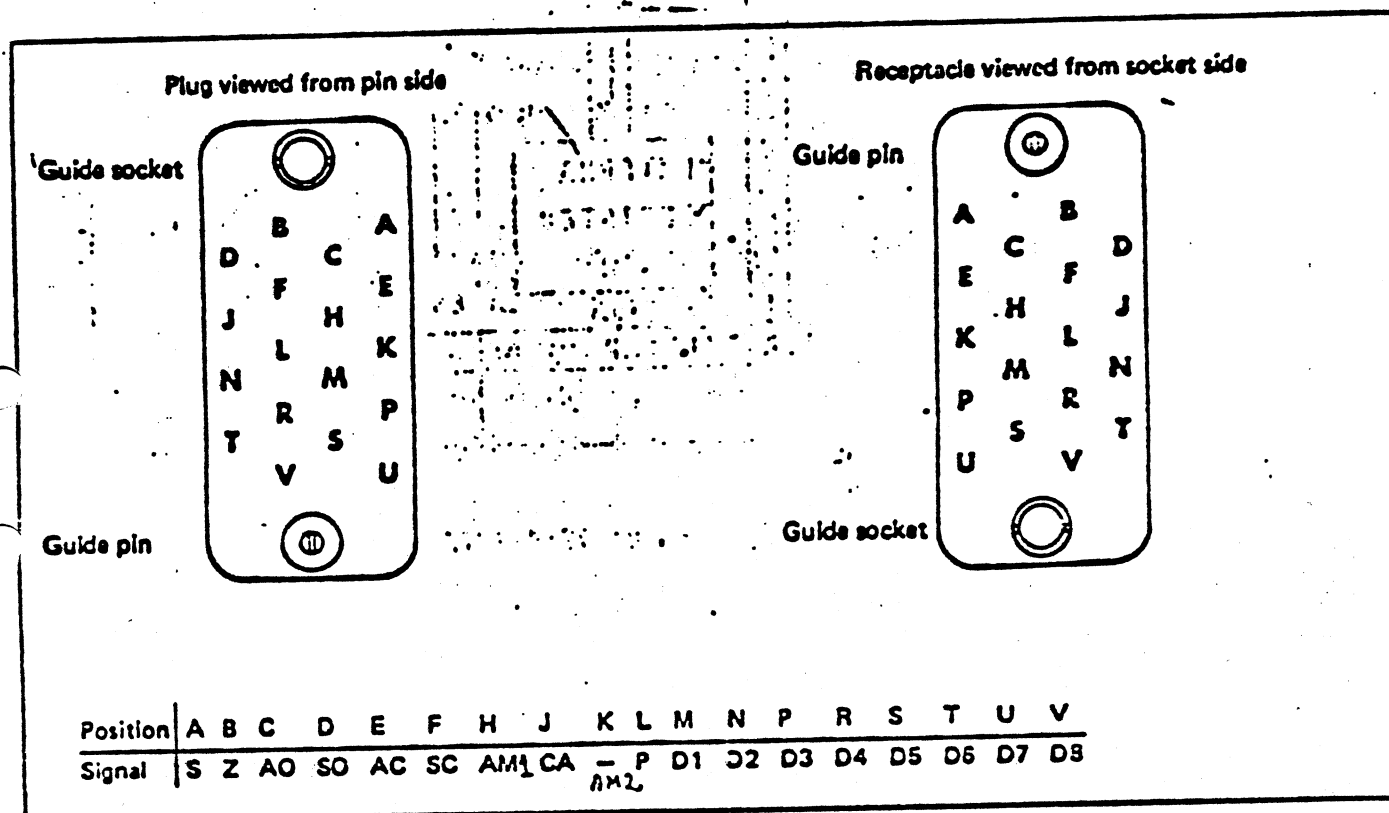
Dessutom hänvisas till Facits manualer för de olika enheterna med SP1-interface.

Figur 4 nedan visar stift- resp. hållkonfiguration för han- resp. honkontakt. Observera att samma konfiguration även gäller anslutningskontaktarna på kringutrustningen. DataBoard 4680 tillhandahåller SP1-kablage med beställningsnummer 7215 (SP1-mott.) resp 7216 (SP1-sänd.)

Generellt gäller:

Sändande SP1-interface har honkontakt.

Mottagande SP1-interface har hankontakt.



FIGUR 4. Stift-/hålnumrering av SP1-kontakt.