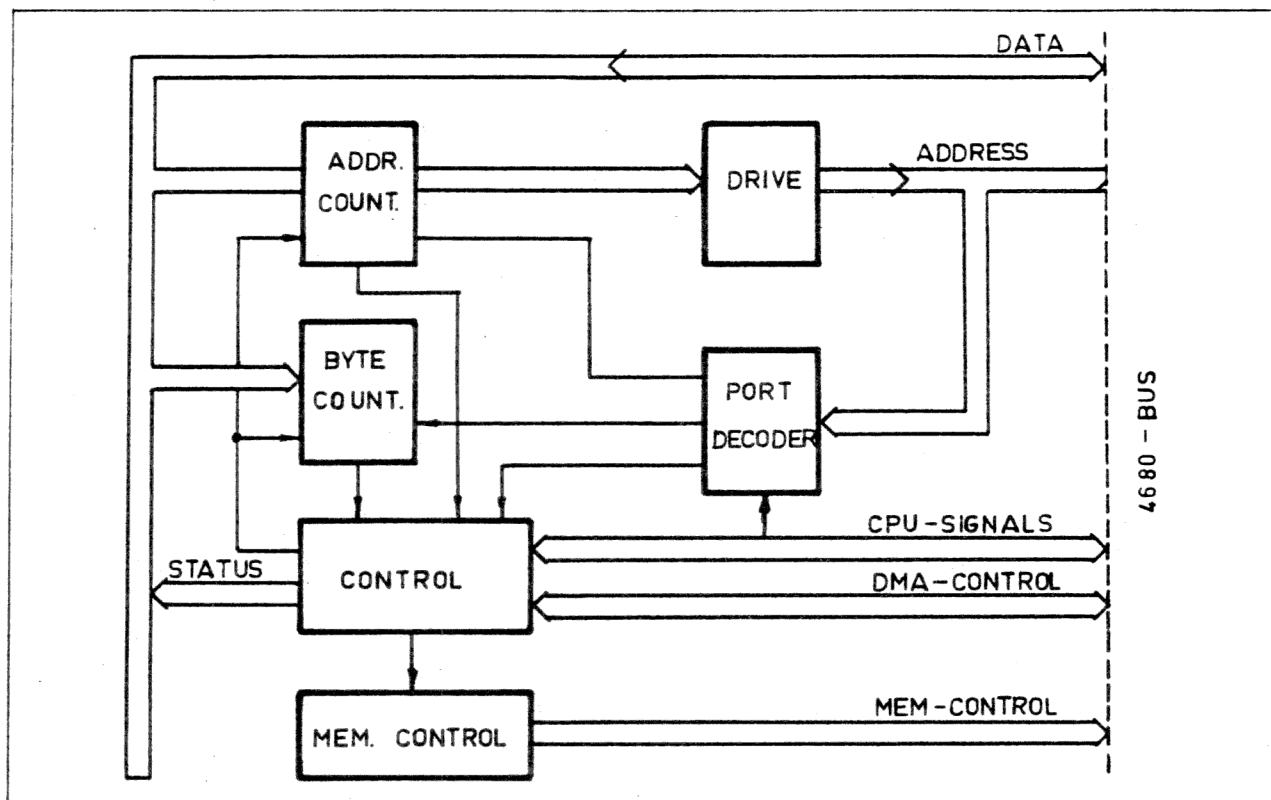


FEB-79



5033 DMA KONTROLLENHET

BESKRIVNING

DMA-processorn styr direktöverföring av data mellan minnesmoduler och I/O-enheter via 4680-bussen i system baserade på Z 80 och 8080 tvåkorts datorer.

Man kan välja att arbeta med DMA på "cykel-stöld" eller med CPU:n helt stoppad. I det förra fallet uppnår man en datahastighet av 200 K bytes / sek. I det senare fallet ca 1 M bytes / sek. Flera I/O-enheter kan dela på DMA. Detta sker med hjälp av avbrottslogik i I/O-enheterna och handskakningssignaler mellan dem och DMA.



Programmeraren väljer DMA att arbeta på endera "cykelstöld" eller helt stoppad CPU. I det senare fallet finns valmöjlighet genom bygging för hur CPU-stoppet ska börja. Helt stoppad CPU startas på nytt då PREN går "hög" igen.

Tidsdiagrammet visar de viktiga signalerna och deras förhållande till varandra vid DMA-minnesaccess. Tidskretsarna för adress- och datakretsarna samt strobarna i I/O-enheterna konstrueras lämpligen så som de lösts i använda och fungerande enheter, t ex floppy-interfacet. Erforderligt underlag för detta bifogas därför. TRRQ-signalen bör ej ligga kvar för länge. Den tolkas i annat fall som en ny begäran om dataöverföring. Dataöverföringen "disablas" därför med TREN-signalen, vilket framgår av tidsdiagrammet. DMA-processorn medger ej "wait"-signalering, som är fallet med CPU:n. Anslutna minnesmoduler ska därför ha en access-tid av max 300 nsek. Om dynamiskt minne utnyttjas av systemet får CPU:n stoppas om "refresh" ordnas av aktuell anpassningsenhet.

5033 arbetar självständigt från CPU:n, som stoppas och bortkopplas från data- och adressledningarna under själva DMA-förloppet. DMA-processorn omfattar två moment. Det första knyter aktuell I/O-enhet till DMA-processorn. Det andra omfattar handskakning mellan DMA-processorn och denna I/O-enhet. DMA-funktionen styrs av kommandon enligt tabellerna 1 och 2. Tabell 2 utgör ett exempel på tillämpning av DMA. Tabell 1 anger de speciella kommandona som avkodas på själva DMA-kortet. Dessa kommandon laddar adresspekare och antal byte i överföringen av ett block av data samt startar DMA-förloppet. Kommando C4 i tabell 2 utnyttjas för att styra knytningen av en I/O-enhet till DMA. Övriga kommandon i tabell 2 styr signalsnittet mot den externa I/O-utrustningen. Studera i första hand C4-kommandots funktioner.

Principschema nedan visar schematiskt erforderlig logik för DMA i I/O-enheten. Schema på floppy-interfacet har bifogats för att visa hur detta lösts i detalj.

Signaleringen omfattar första val en I/O-enhet för DMA och sedan dataöverföring för den valda enheten. Valet sker med hjälp av PREN, som kontrolleras och avkännes av samtliga I/O-enheter för DMA. PREN markerar "låg" att DMA är upptagen och "hög" att den är ledig för ett nytt jobb med valfri enhet. Principschema visar PREN kopplat till I/O-enhetens avbrotts-hantering. Om man har ställt upp villkoren för avbrott (med C4-kommandot) kommer aktuell I/O-enhet att sända avbrotts-signal då PREN går "hög" d v s DMA blir ledig. Med hjälp av C4-kommandot kan anropad avbrottsrutin begära upptagetmarkering av DMA. Detta sker genom att PREN dras "låg" av aktuell I/O-enhet. DMA accepterar genom att sända PRAC. Detta sker efter kommando OUT 13₈. Det vill säga avbrottsrutinen har laddat adress- och byteräkna och startat DMA. Tidigare kommandon på DMA-kortet nollställs i och med att DMA blir ledig. Adress- och byteräkna kvarstår dock. Efter kommandon till I/O-enhet kommer denna att begära dataöverföring. Detta resulterar, som principschema visar, i att TRRQ sänds till DMA. Denna svarar med TREN och överföringen äger rum. Då TREN sänds har DMA stoppat CPU:n och bortkopplat denna från adress- och datalinjerna på bussen. DMA kommer att vara inkopplad till aktuell I/O-enhet tills bortkoppling beordras. Detta sker normalt genom att I/O-enheten initierar avbrottssignal och anropar avbrottsrutinen då sista databyten överförs. Avbrottsrutinen har möjlighet att avläsa tillstånd i både DMA och I/O-interface. Om dataöverföringen är klar eller måste brytas sker ledigmarkering av DMA med kommando C4.

TEKNISKA DATA

- MINNESADRESSERING 0 - 64 K bytes
- BLOCKKAPACITET 4 K bytes
- DATAHASTIGHET 1 Mbytes/sek. (stoppad CPU) eller 200 K bytes ("cykel-stöld")
- MINNESACCESS 300 nsek maximum för minneskretsen på minnesmodulen.
- ANPASSNING Alla bussignaler är buffrade och TTL-kompatibla.
- ELEKTRISK MATNING Belastning + 5 V $\pm$ 5 %
- ANSLUTNINGSDON 64 pol. tvåradigt europadon (DIN 41612)
- FYSISKA DATA Standard europakort, 100 x 160
- OMGIVNINGSTEMP för drift 0 - 55°C
- BUSSANSLUTNING sker på särskild plats, som virats för DMA, i 4680-bakplan.

BUSSIGNALER

- CPU-signal

I/O-strobsignaler	STB UTP*
	STB INP*
Bortkoppling av CPU (data) (adress)	DB FL*
	ADR FL*
Stoppa CPU	HOLD *
CPU stoppad	HOLDA*
"Reset" - CPU	RST CPU*
Systemklocka	Ø
Begäran om "cykel"-generering mot dyn. RAM	XCYCL*

- I/O-handskakning

"Enable" av DMA från I/O	PREN*
Kvittens på denna	PRAC*
Överföringsbegäran från I/O	TRRQ*
"Enable" för denna	TREN*
Överföringsriktning från I/O	R/W*

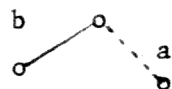
- Övriga

8-bitars data	
16-bitars adress	
Lässignal	MEMFL*
Skrivsignal	W*

BYGLINGAR

Val av CPU-stopp i DMA-mod "stoppad CPU".

Läge på kortet = 6E



a alternativt b

- a) CPU bortkopplas direkt vid startkommandot.
- b) CPU bortkopplas vid första teckenöverföringen (första TRRQ). Denna bygling är införd vid leverans

KOMPONENTVAL - TIDSKRETSAR

Tidskriteriska kretsar dimensioneras lämpligen såsom är fallet i floppy-interfacet (4034). De aktuella komponenterna, med referens till bifogade schema, är följande:

Beteckning		Typ/värde
R 4	Motstånd	470 ohm; 1/8 W; $\pm 5\%$
R 5	"	1K " "
R 6	"	1K " "
R16	"	330 ohm " "
C 4	Kond.	100 pF; 16 V
C 7	"	3 nF; 16 V
C 8	"	3 nF; 16 V
1 A	IC-krets	74LS14
2 A	"	74LS02
3 A	"	74LS08
4 A	"	74LS74
5 B	"	74LS132
5 C	"	74LS74
3 D	"	7406
4 D	"	7406
5 D	"	7438

Tabell 1.

SIGNALERING MOT 4680 DMA PROCESSOR

OUT 10 ₈	LÅG del av adress ut till adressräknaren.
OUT 11 ₈	HÖG del av adress ut till adressräknaren.
OUT 12 ₈	Minst signifikanta del av antalet tecken. som ska överföras. (8-bit).
OUT 13 ₈	Mest signifikanta del av antalet tecken som ska överföras i D0-D3. Kommando anges av D4-D7. Bitarnas betydelse:
	D4 1 = Start av DMA.
	D5 0 = Mode 1. DMA och CPU arbetar samtidigt.
	D5 1 = Mode 2. DMA arbetar, CPU stoppad.
	D5 & D4 = 0 = stopp av DMA.
	Överföringshastigheten blir vid
	Mode 1 ca 200 K byte per sekund.
	Mode 2 ca 1M byte per sekund.
	D6 = Räkna adress upp eller ned. 0 = upp. 1 = ned.
INP 10 ₈	Status från DMA. Bitarnas betydelse:
	D0 DMA operation slutförd. (Tecken räknare = 0)
	D1 DMA stoppad på grund av adress "wrap around". D v s adressräknaren kommer att passera noll.
	D4 - D7 innehåller DMA kommando som senast blev utlagt. D0 & D1 är aktivt 0.
	OUT 13 ₈ blir ej utförd om DMA processorn ej är uppkopplad mot ett interface-kort. Om antalsräknaren laddas med värdet noll kommer ingen DMA-överföring att ske då DMA'n startas. Nollställning av det interface-kort som DMA'n är uppkopplad till nollställer även DMA processorns kommandoregister.

Tabell 2.

SIGNALERING MOT FLOPPY-DISK INTERFACE.

INP DATA		"Sense in" från disk. Databitarnas betydelse:
	D0	"Drive not ready". Aktiv 1.
	D1	"Write protect". Aktiv 1
	D2	E.A.
	D3	"Sector missing or no AM." Aktiv 1.
	D4	"CRC error". Aktiv 1.
	D5	E.A.
	D6	"Data overrun". Aktiv 1.
	D7	E.A.
INP STAT		Inläsning av status från disk och interface. Databitarnas betydelse.
	D0	"DMA not available". (busy). Aktiv 1.
	D1	"DMA requested". Väntar på DMA. Aktiv 0.
	D2	"Disk busy". Disk kan ej ta emot data. Aktiv 1.
	D3	"Activated". PREN-signalen är aktiverad av denna enhet.
	D4	"Unit check". Aktiv 1.
	D5	"Deleted record". Aktiv 1.
	D6	"Read/Write complete". Aktiv 1.
	D7	"Seek complete". Aktiv 1.
OUT DATA		Laddningskommando till disk. Får beordras då D2 i STAT är inaktiv. Databit satt ger följande funktioner:
	D0	FORMAT TRACK.
	D1	WRITE DATA.
	D2	WRITE DELETED DATA.
	D3	READ ID.
	D4	READ DATA.
	D5	SEEK.
	D6	RECALIBRATE.
	D7	CONTROL RESET.
OUT C1		"Load sector address". Sektoradressen anges i D0-D6. D7 = 1, adressen stegas automatiskt efter utförd läsning eller skrivning. Får endast göras då D2 i STAT är inaktiv.
OUT C2		"Load difference". Antalet steg vid SEEK anges i D0-D6. Max 76. D7 anger riktning in eller ut.
OUT C3		"Load drive". "Drive"-adressen anges i D0-D2 (0-7). D3 = 1 ger bortval av drive. D6-D7 anger format. 0 0 = 128 0 1 = 256 1 1 = 512

SIGNALERING MOT FLOPPY-DISK INTERFACE forts.

OUT C4

Kontroll av anpassningsenheten.

Alla bitar = 0 ger återställning av alla funktioner, även funktionen som arbetar då kommandot ges.

D0 = 1 ger återställning av "controller" in dock ej disken.

D5 = 1 i kombination med D7 ger "enable" av interrupt från kortet då DMA blir ledig.

D6 = 1 ger "enable" av DMA-processorn (knyter upp DMA mot interfacet).

D7 = 1 ger "enable" av selektivt interrupt.

D7 = 0 ger "disable" av selektivt interrupt.

Observera att alla bitar måste ha det värde, som ger den funktion man vill ha då kommandot beordras.

Resultatet av ett kommando som beordras då D2 i STAT är aktiv kan bli vad som helst. D v s kommandon får beordras endast då biten är inaktiv.

För ytterligare information om kommandonas funktion hänvisas till SHUGART SA 3800 manual.