

5115

5115 APRIL 83(A) 1 10

CONTENTS

1. Description
2. I/O control strobes
3. Memory map examples
4. Swithes and Jumpers
5. Technical data
6. Block diagram
7. Component layout

INNEHÅLL

1. Beskrivning
2. I/O styrstrobar
3. Minnesfördelningsexempel
4. Omkopplare och byglingar
5. Tekniska data
6. Blockchema
7. Komponentplacering

DESCRIPTION

This datasheet describes the single board computer, which is designed for use as the heart of the 5115 MiniICE equipment for in-circuit-emulation of a Z80 processor in a DataBoard system.

A Z80A-SIO datasheet is required for information on the SIO control.

5115 Mini-ICE contains the following components. See the manual for the Mini-ICE for a description of the software.

- 5115 processor card, which is the scope of this data-sheet.
- TRACE, the efficient MiniICE monitor and debugging software tool for testing programs.
- Cable and connector for connection to the socket of a Z80 processor chip in the target system.
- Housed in a box.

BESKRIVNING

Detta datablad beskriver den enkortsdator, som konstruerats för användning som processor i 5115 Mini-ICE utrustningen för 'In-Circuit-Emulation' av en Z80 processor i ett DataBoard system.

En Z80A-SIO beskrivning behövs för information om handhavandet av SIO.

5115 Mini-ICE innehåller följande delar. Se manualen för Mini-ICE för en beskrivning av programvaran.

- 5115 processor kort, vilken beskrivs i detta datablad.
- TRACE, en effektivt MiniICE monitor och felsökningsverktyg för testning av program.
- Kabel och kontakt för att ansluta 5115 till Z80 sockeln i måldatorn.
- Låda för systemet.

5115 Processor card.

The 5115 is a single board computer with the following functional blocks:

- Z80A CPU (4 MHz)
- 64 Kbytes Dyn. RAM
- 12 Kbytes EPROM
- Memory map circuits
- Z80A-SIO and line drivers and receivers.
- Write protect circuitry

The Z80A-SIO is used to provide two asynchronous channels (2400 or 9600 Baud), including line drivers. The transmit driver is a +5V transistor driver while the receiver is a standard V24 (RS232C) receiver. The -5V required are generated on board.

Memory mapping:

The logical 64K address space of the Z80A processor on 5115 is divided into 8 memory segments. For each 8K segment either Internal or External memory is accessed.

The write protect logic issues, when activated, an NMI* to be used as a trap, detecting writing in the internal RAM. Used to detect program errors, which cause writing in program memory area.

5115 supports refresh of external dynamic RAM memory.

5115 processorkort

5115 är en enkorts dator som innehåller följande funktionsblock:

- Z80A CPU (4 MHz)
- 64 Kbytes Dyn. RAM
- 12 Kbytes EPROM
- Minnesfördelningskretsar
- Z80A-SIO och driv- och mottagningskretsar.
- Skrivskyddskretsar

Z80A-SIO används för att erhålla två asynkrona kanaler (2400 el. 9600 Baud), inkluderande drivkretsar. Sändarna har ett +5V transistor drivsteg medan mottagarna är standard V24 (RS232C) kretsar. Den -5V spänning som krävs genereras på kortet.

Minnes-fördelning:

Den logiska adressrymden hos Z80 processorn på 5115 delas in i 8 minnessegment. För varje 8K segment väljs om Internt eller Externt minne ska användas.

Skrivskyddslogiken genererar, då den är aktiverad, NMI* vid skrivning i interna minnet. Detta används som 'trap' för att detektera programfel, där skrivning sker i programmets minnesarea.

5115 genererar refresh även för externa dynamiska RAM minnen.

This datasheet information is subject to change without notice.

DMA is supported, provided the DMA only accesses external memory, i.e. in the target system.

DMA kan användas, förutsatt att DMA endast accessar externt minne, dvs. i målsystemet.

Only the I/O-strobes OFCH, OFDH, OFEH and OFFH are used for internal control on 5115. These should not be used in the target system.

Endast I/O-strobarna OFCH, OFDH, OFEH och OFFH används för intern styrning på 5115. Dessa får ej användas i målsystemet.

The CPU runs on internal or external clock (Selectable with jumper S1). The internal clock is 4 MHz, using an 8 MHz crystal.

Klockan till CPU kan väljas intern eller extern med bygling S1. Den interna klockan ger 4 MHz med en 8 MHz kristall.

A reset (RST*) signal from the target system only resets the CPU on the 5115. The SIO and the circuits on 5115 are only reset by the 5115 RST* switch.

En reset (RST*) signal från målsystemet återställer enbart CPU på 5115. SIO och övriga kretsar på 5115 återställs enbart med 5115 RST* kontakt.

As an option, the 5115 RST* signal may be output to the CPU in the target system. (Jumper S4). Note however that no I/O-RST* will be generated in the target system in this case.

Som en option kan kortet erhållas så att 5115 RST* matas till CPU i målsystemet (Bygel S4). Notera emellertid att ingen I/O-RST* genereras i målsystemet i detta fall.

NMI* may be generated:
from 5115 NMI* switch or
from target system or
from 5115 software
controlled write
protect logic.

NMI* kan genereras:
från 5115 NMI* knapp eller
från målsystemet eller
från det programvarustyrda
skrivskyddet på 5115.

Power (+5V) to the 5115 card is either taken from the target system through the CPU connector or externally through a connector on 5115, of the type AMP MASTERM.

Spänningen (+5V) till 5115 tas antingen från målsystemet via CPU-kabeln eller externt genom en kontakt på 5115, typen AMP MASTERM.

TARGET CPU CONNECTOR

All signals are directly connected between the 5115 CPU and the target CPU, EXCEPT:

Outputs: MREQ*
IORQ*
Inputs: RST*
NMI*

The MREQ* and IORQ* are simulated CPU outputs from the 5115 card with the following data:

Active Low: LS TTL output.
Passive(high): 22 K pull-up.

The RST* and NMI* are inputs which are loaded internally with 1 LS TTL and 22 Kohm pull-up.

Other in/outputs to/from the CPU, feed directly from/to the target system, are loaded internally on 5115 with the following data:

AO - A12 1 LS TTL and 3 NMOS
A13 3 LS TTL
A14- A15 2 LS TTL

Data0-7 1 LS TTL and 5 NMOS

M1* max 0.25 mA
WR* 1 LS TTL
RD* 2 LS TTL and 1 NMOS
REFR* 1 LS TTL
BUSAK* 1 LS TTL
BUSREQ* 22 K pull-up
WAIT* 22 K pull-up
INT* 22 K pull-up
Clock 1 74S04 circuit
HALT* No load
MREQ* See above
IORQ* See above
RST* See above
NMI* See above

KONTAKT TILL MÅLSYSTEMETS CPU

Alla signaler går direkt mellan 5115 CPU och målsystemets CPU UTOM:

Utgångar: MREQ*
IORQ*
Ingångar: RST*
NMI*

MREQ* och IORQ* är simulerade CPU utgångar från 5115 kortet med följande data:

Aktiv låg: LS TTL utgång.
Passiv(Hög): 22 K pull-up.

RST* och NMI* ingångarna lastas internt med 1 LS TTL och 22 Kohm pull-up.

Övriga in/utgångar till/från CPU, som överförs direkt från/till målsystemet, lastas internt på 5115 med följande data:

=====

5115 I/O-CONTROL STROBES

5115 I/O-STYRSTROBAR

These control strobes
are controlled by TRACE
and shall NOT be used by
the user program.

Dessa strobar används av TRACE
och skall INTE användas av
användarprogrammet.

OUT/INP OFCH Write/read data to/from the 5115 SIO.
Skriv/läs data till/från 5115 SIO.

OUT/INP OFDH Write/read control/status bytes to/from SIO.
Skriv/läs styrdata/status till/från SIO.

The channel select (A/B) is done in advance by
the OUT OFEH control strobe.

Kanalvalet (A/B) görs i förväg med OUT OFEH
stroben.

OUT OFEH 5115 control commands. The data bits 5,6,7 are
used.

Used internally by TRACE when loading from
internal EPROM, when enabling the write protect
and selecting channel on the SIO.

Bit 7 = 0	Enable Internal EPROM. Only for transfer of code to RAM! The address decoding is not complete.
1	Disable EPROM
Bit 6 = 0	Select SIO channel A
1	Select SIO channel B
Bit 5 = 0	Disable Write protect
1	Activate trap for write protect. Generates NMI* at next write to internal memory.

5115 styrkommandon. Databitarna 5,6,7 används.

Detta kommando används internt av TRACE för
att ladda från internt EPROM, aktivera skriv-
skyddet och välja kanal i SIO.

Bit 7 = 0	Aktivera Interna EPROM. Endast för programladdning!! Adressavkodningen är inte komplett.
1	Koppla bort internt EPROM.
Bit 6 = 0	Välj SIO kanal A
1	Välj SIO kanal B
Bit 5 = 0	Inget skrivskydd.
1	Aktivera skrivskyddet. Nästa skrivning i internt RAM ger NMI*.

```
=====
OUT      OFFH      This command is used by TRACE to define
                   the memory mapping. For each segment
                   is defined if the memory is internal or external.
                   Data bits 0,1,2 select one of 8 memory segments:
                   0      0000 - 1FFF Hex
                   1      2000 - 3FFF
                   2      4000 - 5FFF
                   etc
                   7      E000 - FFFF Hex
```

```
Data bit 4 select internal/external memory:
0      Internal memory on 5115
1      External memory in target system
```

Används av TRACE för att definiera minnesfördelningen (mapping). För varje segment definieras om minnet är internt eller externt.

```
Data bitarna 0,1,2 väljer en av 8 minnessegment:
0      0000 - 1FFF Hex
1      2000 - 3FFF
2      4000 - 5FFF
etc
7      E000 - FFFF Hex
```

```
Data bit 4 väljer internt/externt minne:
0      Internt minne på 5115
1      Externt minne i målsystemet
```

```
=====
MEMORY MAPPING EXAMPLES
The logical memory is
mapped in any combination
of the 8 Kbytes segments.
Below are a few examples:
```

```
MINNESFÖRDELNING EXEMPEL
Det logiska minnesområdet för-
delas i lämpliga kombinationer
av 8 Kbytes segment. Nedan är
några exempel:
```

```
64K -  -----  -----  -----  -----  -----
      -  Ext MEM   Ext MEM   Ext MEM   Int RAM
      -  -----  -----
      -  Int RAM
      -  -----
      -
      -  -----  Int RAM
16K -  Ext MEM   Int RAM
      -
      -  -----  Ext MEM
OK   -  -----  -----  -----  -----
=====
```

SWITCHES AND JUMPERS

OMKOPPLARE OCH BYGLINGAR

ON = Closed switch
 OFF = Open switch

ON = Sluten bygel
 OFF = Öppen bygel

SW1 - Three way switch.
 - NMI*
 - Normal
 - RST*

SW1 - Tre-vägs-omkopplare
 - NMI*
 - Normalt
 - RST*

S1 - is the CPU clock select S1 - är valet av CPU-klocka
 b c

 OFF ON Internal clock. No
 connection with the
 target system clock.
 ON OFF External clock from
 the target system.

Intern klocka. Ingen
 anslutning till mål-
 systemets klocka.
 Extern klocka från mål-
 systemet.

S2 - selects internal EPROM
 size.

S2 - Väljer interna EPROM-typen.

S2b 2764 EPROM (max 16K,
 Default at delivery)

S2b 2764 EPROM (max 16K, in-
 ställt vid leverans)

S2a 2732 EPROM (total 8K)

S2a 2732 EPROM (totalt 8K)

S3 - Software read jumper.
 Read as the CTSA-signal
 on the SIO channel A.
 Open: CTSA=1
 Closed: CTSA=0
 Used by MiniICE software
 to select watchdog mode.
 Open: Not watchdog
 Closed: Watchdog ON at RST.

S3 - Bygel som läses med pro-
 grammet som CTSA-signalen
 på SIO kanal A.
 Öppen: CTSA=1
 Sluten: CTSA=0
 Används i MiniICE för att
 välja 'Watchdog'-mod.
 Öppen: Ej watchdog
 Sluten: Watchdog på vid RST.

S4 - RST* mode. Ordered as an
 option.

S4 - RST* mod. Beställs som
 option.

S4a External RST* also feed
 to 5115 CPU.(Default)

S4a Extern RST* återställer
 även 5115 CPU.(Default)

S4b Internal RST* on 5115 is
 also output to reset the
 target system CPU. (Note,
 only the CPU).

S4b Intern RST* på 5115 matas
 även till målsystemets
 CPU. (Obs. Endast CPU)

TECHNICAL DATA

TEKNISKA DATA

Power +5V +-5% <= 1000 mA
Kraft +5V +-5% <= 1000 mA
Taken from target system through the CPU cable
or externally on a connector on 5115.

Tagen från målsystemet via CPU-kabeln
eller externt via en kontakt på 5115.

Size Standard Eurocard 100 * 160 mm
Storlek Standard Europakort 100 * 160 mm

CPU Z80A

Clock Max 4 MHz. Internal clock is 4 MHz.
Klocka Max 4 MHz. Interna klockan är 4 MHz.

Memory 64 Kbytes RAM
Minne Up to 16 Kbytes EPROM
Access to external target system memory,
which may be max 64 Kbytes.

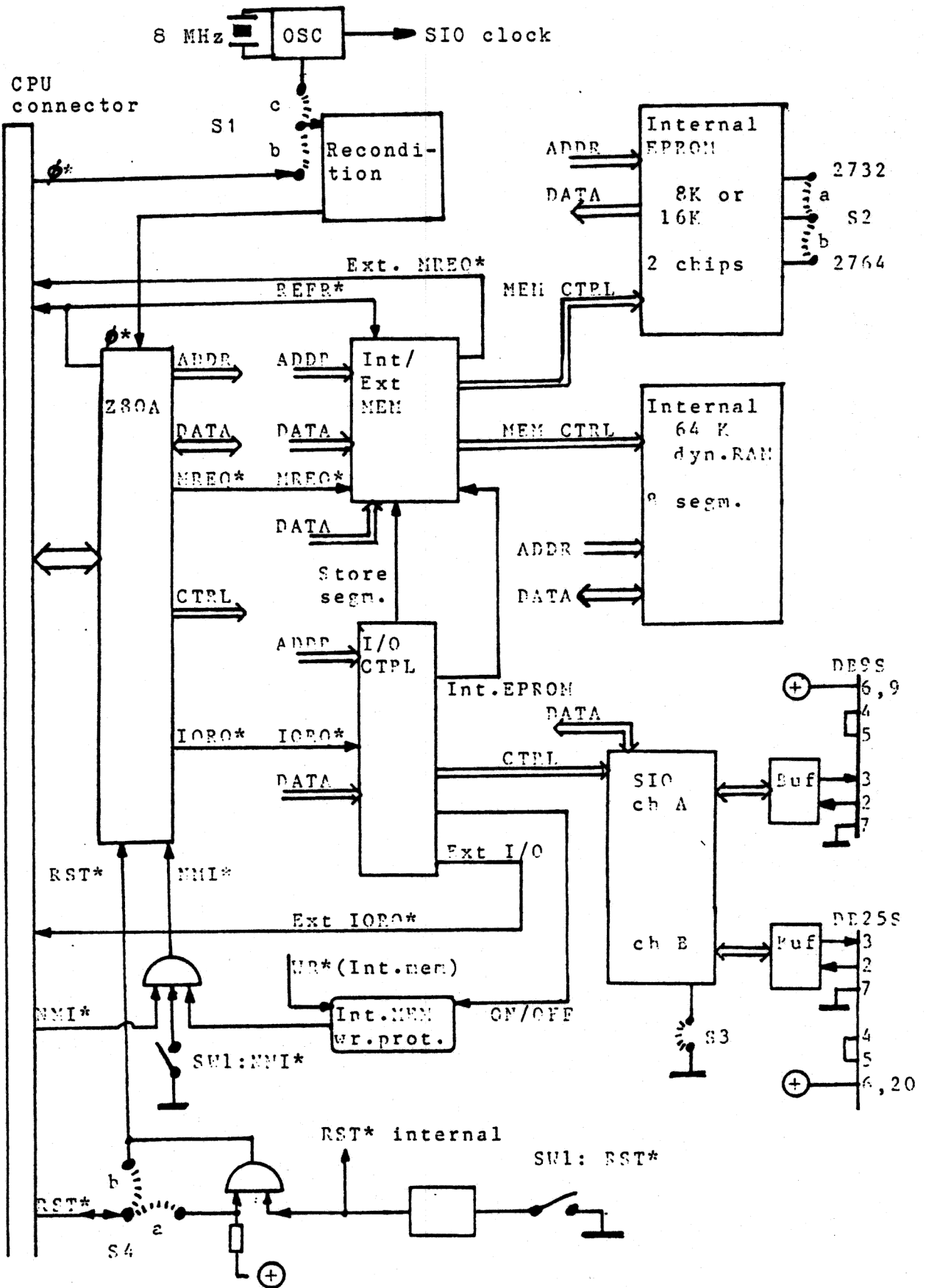
64 Kbytes RAM
Upp till 16 Kbytes EPROM
Access till externa minnet i målsystemet,
vilket kan vara upp till 64 Kbytes.

I/O Z80A-SIO with two channels. Line drivers and
receivers. The internal clock are used by
the SIO to select baudrate 2400 or 9600 Baud.
(Selection of the factor *16 or *64 in the
SIO by software).
Channel A has a DB9S connector on board.
Channel B has a DB25S connector on board.
In the MiniICE manual is described how to
modify the card to reduce the baudrate on
one channel.

Z80A-SIO med två kanaler. Drivskretsar och
mottagningskretsar. Den interna klockan
matas till SIO för att generera baudrate
2400 eller 9600 Baud. (Programval genom
att välja faktorn *16 eller *64 i SIO).
Kanal A har en DB9S kontakt på kortet.
Kanal B har en DB25S kontakt på kortet.
I MiniICE manualen beskrivs hur kortet kan
modifieras för att få lägre baudrate på
en kanal.

BLOCK DIAGRAM

BLOCK SCHEMA



Preliminary