

Bulletin No: 1	Date: 1982-05-05	Source: R. Frick	Page: 1
----------------	------------------	------------------	---------

Product: Memoryboards

Access times for some memory circuits

Maximum values over recommended temperature and supply voltage range

Memory type	Tacc	Tce	Toe	Standby current
2114L-2	200ns	70ns	--	--
2114L-3	300ns	100ns	--	--
MSM5115-2	200ns	200ns	--	50 micro A
yPD444-1	300ns	300ns	--	50 micro A
TC5514AP-2	200ns	70ns	--	20 micro A
2716-1	350ns	350ns	120ns	--
2716	450ns	450ns	120ns	--
2732A-2	200ns	200ns	70ns	--
2732A	250ns	250ns	100ns	--
2732A-3	300ns	300ns	150ns	--
2732	450ns	450ns	120ns	--
TMM2016P-2	200ns	200ns	55ns	--
MK4802-1	120ns	60ns	60ns	--
MSM5128-12	120ns	120ns	80ns	50 micro A
2764-2	200ns	200ns	70ns	--
2764	250ns	250ns	100ns	--

Bulletin No: 2

Date: 1982-05-05

Source: S. Johansson

Page: 1

Product: 4680 memory cards to be used with 4680 single board computers.

Required access time for 4680 memory cards to be used with 4680 single board computers.

Maximum values over recommended temperature and supply voltage range for CPU and PROM circuits.

at $V_{cc} = 5V$ and $T_A = 25^{\circ}C$ for TTL circuits.

T_c = CPU clock period. Ex. 2,5 MHz $\Rightarrow T_c = 400ns$.

Single board computer type	Required access time from 4680 address bus to 4680 data bus		Required access time from 4680 MEMFL* bus signal to 4680 data bus	
	Instruction fetch	Memory read	Instruction fetch	Memory read
	Facc	Racc	Foe	Roe
1001	2xTc-175ns	2.5xTc-190ns	1.5xTc-252ns	2xTc-267ns
1003	2xTc-175ns	2.5xTc-190ns	1.5xTc-241ns	2xTc-256ns
1004	2xTc-175ns	2.5xTc-190ns	1.5xTc-241ns	2xTc-256ns
1057 280	2xTc-225ns	2.5xTc-235ns	1.5xTc-239ns	2xTc-249ns
1062 280	2xTc-225ns	2.5xTc-235ns	1.5xTc-239ns	2xTc-249ns
1057*280A	2xTc-175ns	2.5xTc-190ns	1.5xTc-189ns	2xTc-204ns
1062*280A	2xTc-175ns	2.5xTc-190ns	1.5xTc-189ns	2xTc-204ns
1001 280B	2xTc-150ns	2.5xTc-160ns	1.5xTc-232ns	2xTc-242ns
1003 280B	2xTc-150ns	2.5xTc-160ns	1.5xTc-221ns	2xTc-231ns
1004 280B	2xTc-150ns	2.5xTc-160ns	1.5xTc-221ns	2xTc-231ns

Facc < Bacc if program execute. Racc < Bacc if datastore.
Foe < Boe " " " " " " " "

* 1057 and 1062 has simple clock driver, not recommended for 4MHz.

Page: 1

Maximum values at $V_{CC} = 5V$ and $T_A = 25^{\circ}C$.

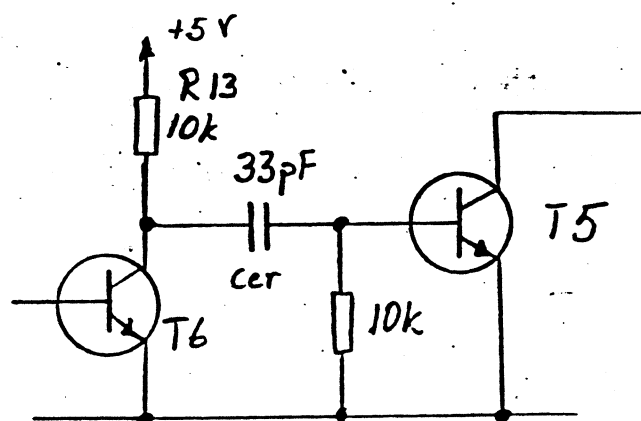
Facc < Bacc if program execute. Racc < Bacc if datastore.
Foe < Boe " " " Roe < Boe " "

Bulletin No. 5	Date: 1982-05-12	Source: S. Johansson	Page: 1 (3)
Product: Power failure kortet (5059)			

Kommentarer till Power failure kortet (5059)

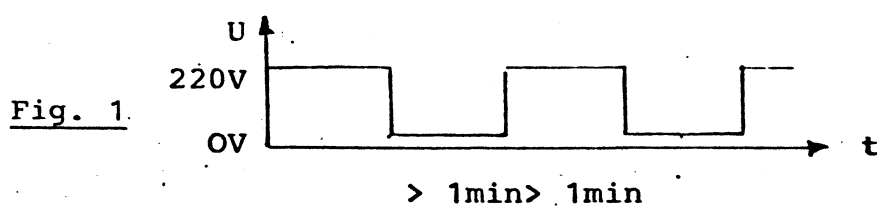
1. Störningsproblem på CPU:ns NMI-ingång.

Vid nätavbrott går NMI*-signalen låg vilket innebär att NMI-ledningen i 4680 bussen blir störningskänslig. Problemet löses bäst genom att 5059-kortet genererar en kort puls som NMI*-signal. Kan lösas på befintliga kretskort genom att kapa en ledning och löda fast en kondensator och ett motstånd. Ändra enligt figur.



2. Säkerheten för data i CMOS-minnet.

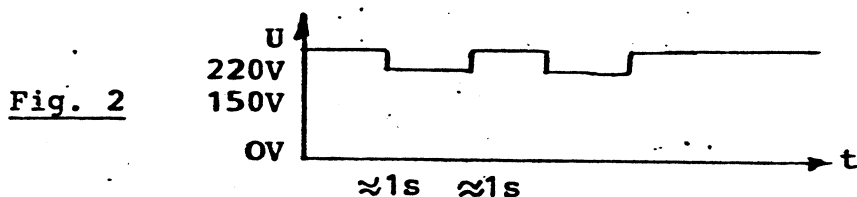
Exempel på prestanda.



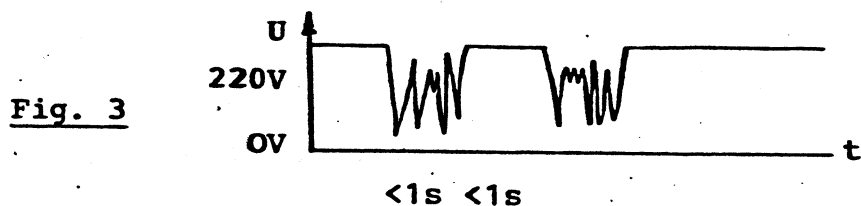
Bulletin No: 5	Date: 1982-05-12	Source: S. Johansson	Page: 2(3)
----------------	------------------	----------------------	------------

Product: Power failure kortet (5059)

Nätavbrott enligt figur ett klaras även med "dåligt" (=ej specialanpassat) program.



Nätavbrott enligt figur två klaras med ett "bra" (=specialanpassat) program under förutsättning att "Watch Dogen" är inkopplad.



Enligt beömning kan man inte garantera att kortet kan klara nätavbrott enligt figur tre.

Anledningen till detta är att vid ett kortvarigt nätavbrott kan 5V:en i systemet sjunka så att CPU:n spårar ur.

När nätspänningen blir normal igen kan CPU:n hinna göra en I/O RST och skriva i CMOS-minnet innan "Watch Dogen" återstartar CPU:n

Fallet i figur 3 har ej kunnat framkallas i labbet..

Bulletin No: 5	Date: 1982-05-12	Source: S. Johansson	Page: 3 (3)
Product: Power failure kortet (5059)			

Krav på program vid användning av Power failure kort

Programmet skall börja med I/O-Reset. Därefter skall man testa om det går att läsa och skriva i CMOS-minnet. Det räcker att testa en byte.

Om testen visar att CMOS-minnet inte går att läsa och skriva så börjar man om med I/O-Reset och testar på nytt om CMOS-minnet går att läsa och skriva osv. ända tills CMOS-minnet går att läsa och skriva.

En fördröjningsloop på en sekund innan man startar huvudprogrammet kan om så önskas användas innan man gör testen ovan.

6

Bulletin No:

1982-05-23

Date:

R. Frick

Source:

1(1)

Page:

Product:

4018 (Intervallklocka) samt Backplan.

I samband med att nytt I/O-Ram infördes på 280 CNTR kortet (1044-01) uppdaterades kortet med en ny Inputstrob; "SENS", ansluten till 1P25A.

Även backplanen har uppdaterats så att den nya in-signalen finns på I/O-sidan. Detta medför att kort 4018 (Intervallklockan) behöver en ändring. Ledning 1P25A-3B1 kapas.

Den kapade anslutningen användes för yttre-tidsbas på vissa äldre CPU-kort.

Ändringen av 4018-korten bör göras när man har preventiv-service på system.

Bulletin No: 7	Date: 82-06-11	Source: R. Frick	Page: 1/1
----------------	----------------	------------------	-----------

Product: 5071 Promprogrammerare

PROGRAMMERING AV E-PROM

Med promprogrammerare 5071 tillsammans med promkort 3061, kan E-Prom typ 27xx programmeras. Det bör observeras att vissa av dem kräver $21V + 0,5V$ som programmeringsspanning (Vpp). Exempel 2732A.

Vpp är vid leverans inställd till 25V. Om den ska ändras görs det med potentiometer P1.

TRIMNING TILL 21V GÖRS PÅ FÖLJANDE SÄTT

IC-krets 1C borttages. Kortet monteras på ett skarvkort i systemet. Systemet ska vara "resetet". En voltmeter anslutes till 2P31B. Trimma P1 tills voltmeteren visar $21V + 0,5V$. Korten tages ur systemet samt IC-krets 1C monteras. Omtrimningen är klar.

Systemet är nu klart för programmering av Ex:2732A.

Om man använder 3061 monteras ett motstånd mellan stift 1P2B och 1P4B. Motståndets värde 3900 ohm 1/8 watt 5%. Detta kort användes när E-Prom som fordrar 25V vid programmering.

Ett ej ändrat kort användes för E-Prom som fordrar 21V vid programmering.

Bulletin No: 8

Date: 82-06-14

Source: R. Frick

Page: 1/1

Product: 3061 8/16/32 E-PROM

Om kort 3061 användes för att programmera E-prom ska bygel B3 vara monterad. Se fig. 1.

När korten (3061) monteras i 4680-system eller Datacolor måste bygel B3 vara öppen. Glömmer man att öppna B3 blir det busskollision mellan extern klocka till minnet och den signal som kommer från 3061-kortet.

Observera att för programmering och användning som minne är codplugg för 2732 olika. Se fig. 2.

Fig. 1.

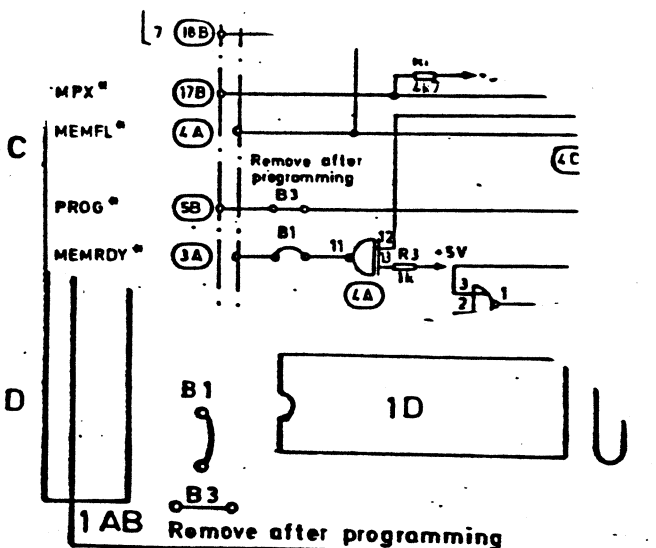
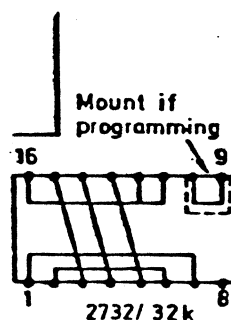


Fig. 2.



Bulletin No: 9

Date: 82 10 09

Source: M. Kiesler

Page: 1/1

Product: 4010 ABC NETWORK INTERFACE

Component change on 4010

In order to avoid malfunction in ABC800 equipped with external memory and 4010 ABC network interface board, an intergrated cicuit 4E (74LS05) on 4010 board has to be substituted by 7406 circuit.

Bulletin No: 10

Date: 82 11 10

Source: M. Kiesler

Page: 1

Product: 4011-00 OPTO-IN WITH INTERRUPT

Description of function limitation

If multiple interrupt sources are enabled and interrupt conditions appear during service of previous interrupt, then next interrupt will not be recognized. This will often result in system malfunction. Thus it is not allowed to enable more than one interrupt source at a time.

Bulletin No: 11

Date: 821223

Source: HGK

Page: 1

Product: 4011 16 OPTO IN

I vissa levererade kort har optokopplare 4N25 eller TIL111 använts.

Optokopplaren fyller ej specifikationen vid den undre ström 10 mA, LED-ström. Kopplingsfaktorn minskar med ökad temperatur och ålder.

Eventuella åtgärder vid problem.

1. Öka lysdiodströmmen till 15 mA vid optokopplare 4N25 eller TIL111.
2. Byt optokopplare till CNY11, CQY80, SFH600.

Krav på optokopplare:

Minst 50% kopplingsfaktor med avseende på temp och åldring. Helst 4kV överslagsspänning.

Vid nyproduktion kommer CQY80 eller CNY11 att användas.

Bulletin No: 12

Date: 830112

Source: HGK

Page: 1

Product: 4012 INT-REAL TIME CLOCK

Osäker funktion i spänningsvakten.

Klock-kretsen MM58174 kan ställas om.

Åtgärd:

Sänk motståndet R11 från 330E till 100E. Strömmen genom zener Z1 ökas då från ca 2 mA till > 5 mA. Zener-spänningen ökar och blir mer stabil. (Motståndet kan parallellkopplas med 150E). När kortet sätts in eller tas ur racken skall kortet vara write protekt. SW1.

Bulletin No: 13

Date: 83-01-18

Source: MK

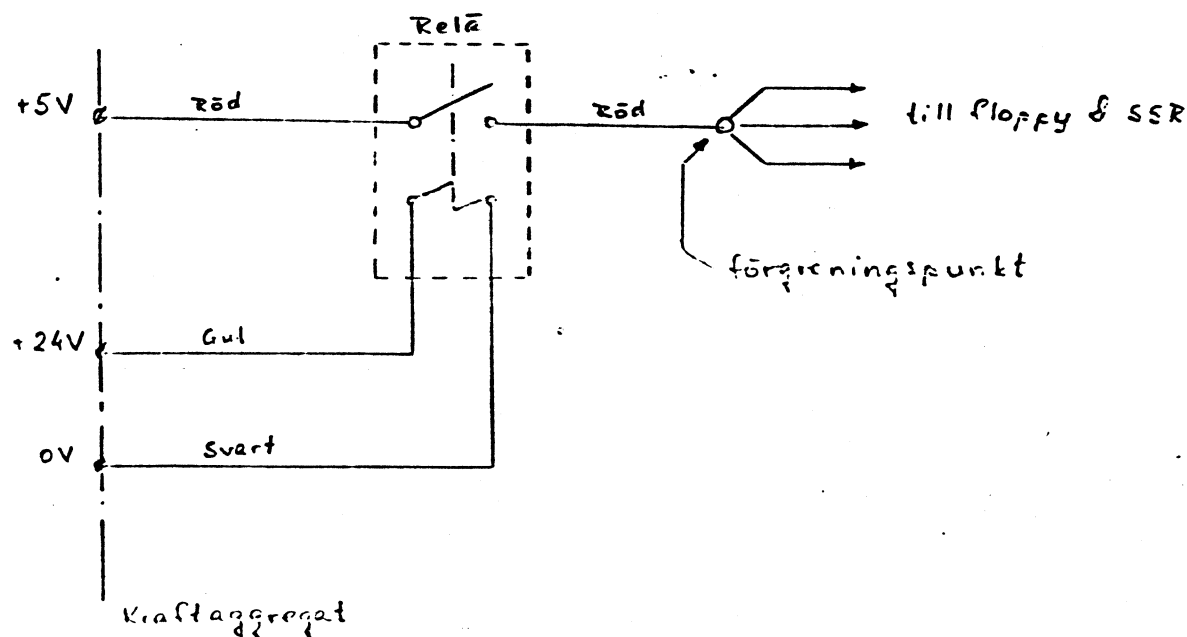
Page: 1

Product: Kraftaggregat 7004

För att säkerställa start av kraftaggregatet skall +5V mata elektroniken via ett relä.

Reläet manövreras med 24V.

Kopplingsschemat:



Material:

Ledningar:	RK 2,5 mm ²	röd	60 cm
	RK 1,5 mm ²	gul	30 cm
	RK 1,5 mm ²	svart	30 cm

Kontaktbän:	A1504 FL-5	2 st
	A2527 SK	1 st

Relä:	SDS SP2-DC24V	1 st
	Hållare SP-MA	1 st
	Skruv LKcs 3x6	2 st
	Mutter M6M3	2 st
	Kontaktbän A2504FL-5	2 st

Bulletin No: 14

Date: 1983-01-19

Source: HGK

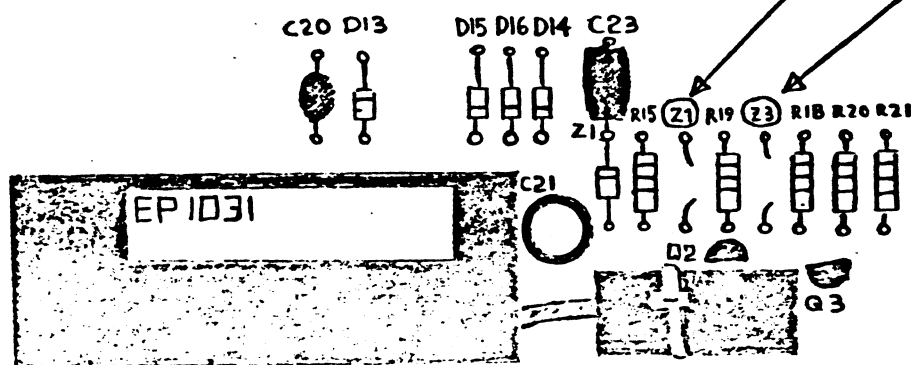
Page: 1

Product: POWER UNIT ASTEC TYPE AC 9421 S

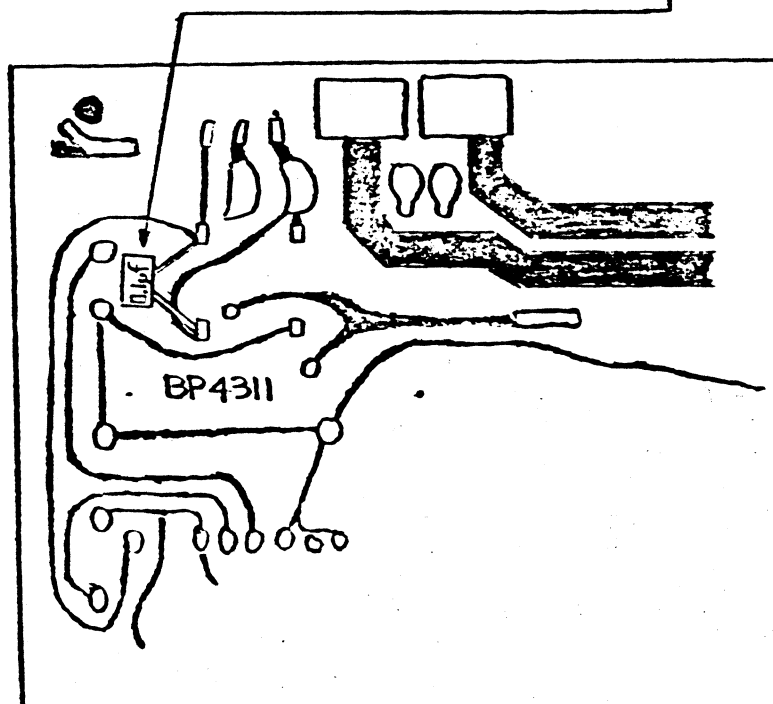
PROBLEM: Aggregatet kan störas utifrån så att det inre överspänningsskyddet kan lösa. Spänningen försvinner (pumpar). Aggregatet måste stängas av och sedan på igen för att få systemet att gå.

ÄNDRING:

Skruva bort båda locken, klipp sedan bort **Z1** och **Z3** på komponentsidan. Se skiss.



Sedan skall en kondensator på 0,1 μ f sättas parallellt med R25 på lödsidan. Se skiss.



Bulletin No: 15	Date: 830321	Source: MK	Page: 1
Product: 2005 128k D-RAM Rev. C			

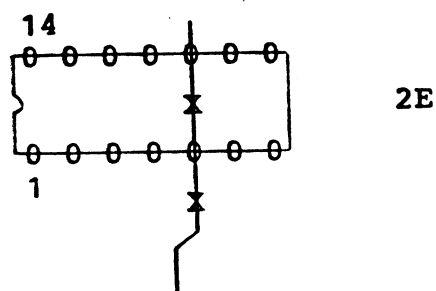
Fel i kretsschema/mönsterkort

2E:5 skall vara ansluten till 2D:12 istället för 2D:9

Åtgärd: modifiera kretskortet enl. nedan:

- 1.) Kapa förbindelser
 2E:5 - 2E:10 (under IC-hållaren)
 2E:5 - 2H:4
- 2.) Koppla med isolerad tråd på lödsidan:
 2E:10 - 2H:4
 2E:5 - 2D:12

Kapningsskiss:



Bulletin No: 16

Date: 830325

Source: MK

Page: 1 (2)

Product: 2005 128k D-RAM REV.C

Denna rapport ersätter bulletin nr 16 från 83 03 21.

Kortet i befintligt utförande fungerar tillfredställande enbart i system baserade på 1045/1046 4 MHz CPU.

Då kortet användes i system baserade på 1043/1044 2,5 MHz CPU följande ändringar måste göras:

1. Kapa förbindelser

2E:5-2E:10

(under IC-hållaren)

2E:5-2H4

via hål-3D:11

(lödsidan)

2. Koppla med isolerad tråd på lödsidan:

2E:10-2H:4

2E: 5-2D:12

3B:11-3D:11

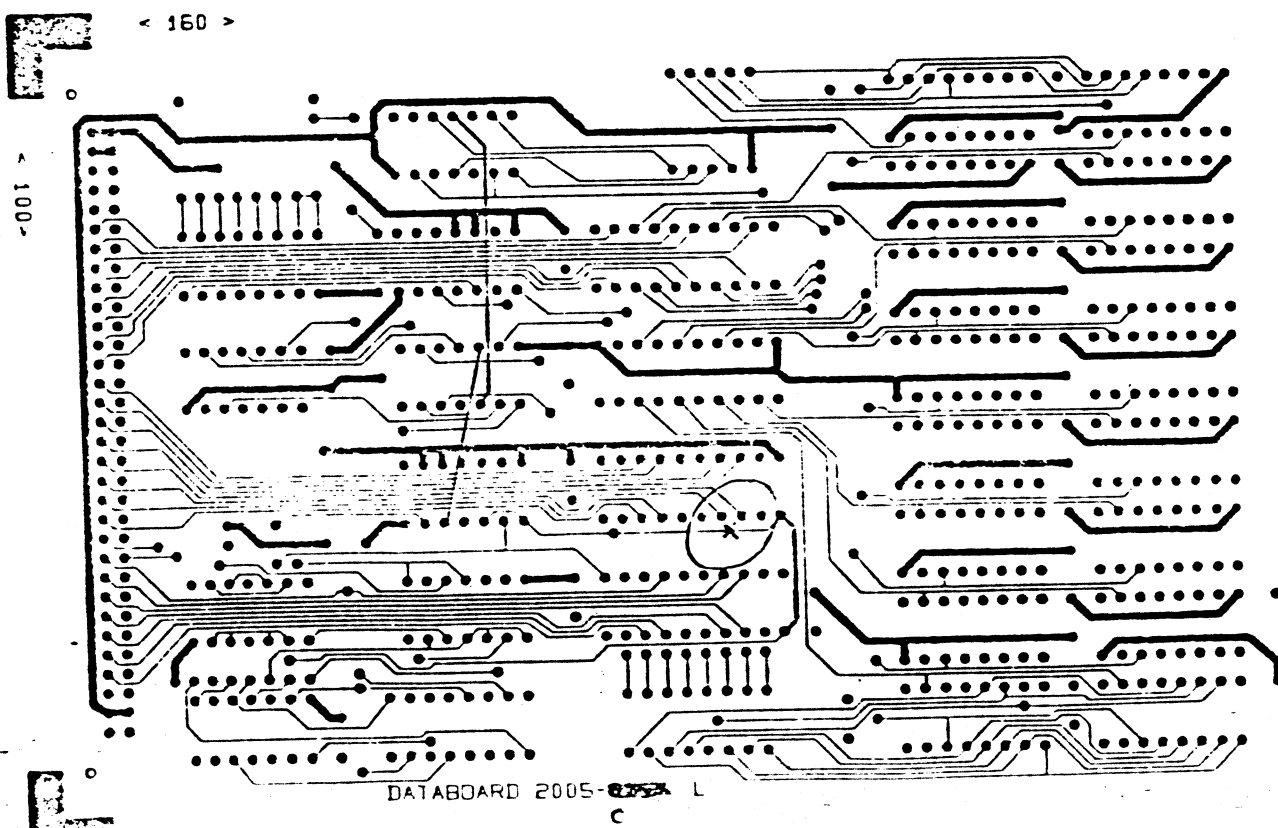
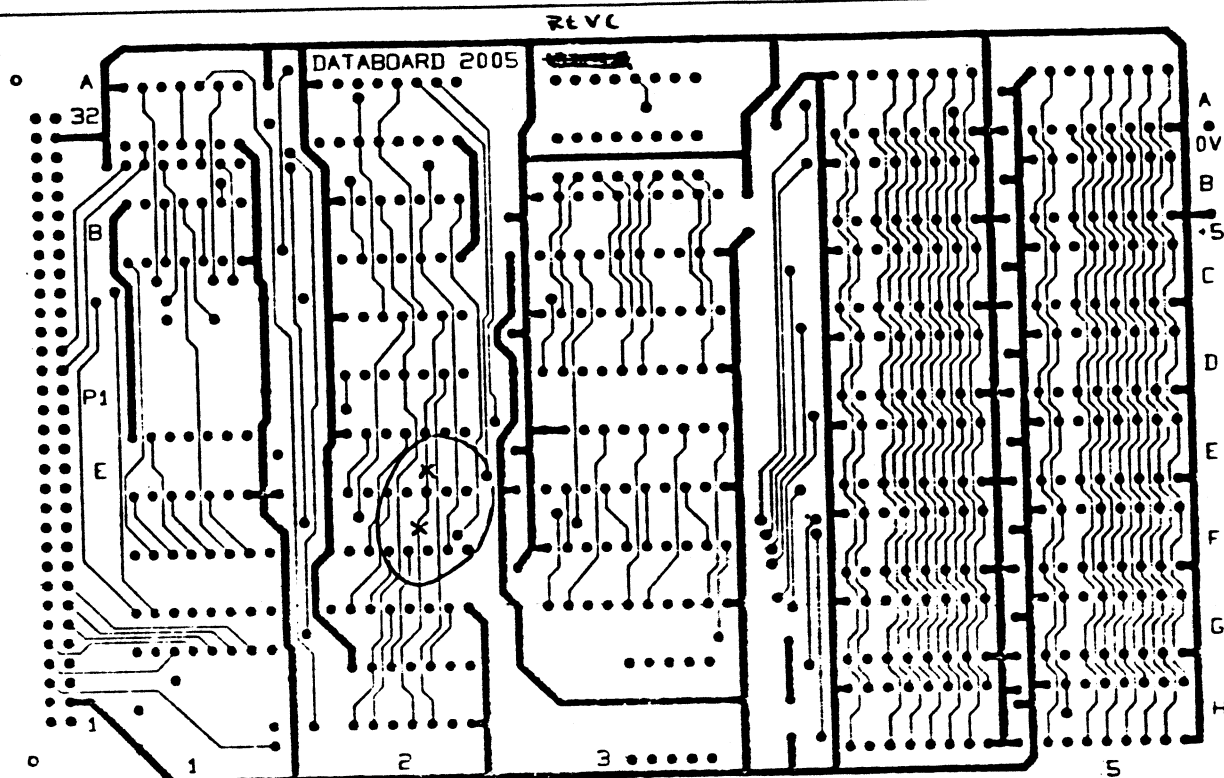
Ett nytt kort som fungerar korrekt både med 2,5 MHz och 4 MHz CPU kommer att ersätta rev. C.

Bilaga: kapning-och kopplingskiss

Obs! RDY* strapp måste vara inkopplad enbart för 2,5 MHz operation.

Bulletin No: 16	Date: 830325	Source: MK	Page: 2 (2)
-----------------	--------------	------------	-------------

Product: 2005 128k D-RAM REV.C



Bulletin No: 17

Date: 83 04 07

Source: MK

Page: 1

Product: 4108 8" Floppy controller

Beskrivning av trådförbindelser på kortets lödsida:**1. 1C:14 - R12:8 - 7A:20**

I samband med kapning av kortets lödsida, möjliggör denna förbindelse enkel implementering av kanalvalsnummer CS=56Q eller 57Q, förutom vanliga CS=54Q och 55Q. För att välja CS=56Q eller 57Q klipps trådförbindelse mellan R8:12 och 7A:20 av.

2. 2P:4 - 3P:4 och 2P:8 - 3P:6

Dessa förbindelser är nödvändiga då 4108 användes i 4680 system, där ingen separat kabel är ansluten till P3-kontakten. Signaler "Power sense" och "Motor control" förs över via lediga ledare i bandkabel, måste alltså vara tillgängliga på P2.

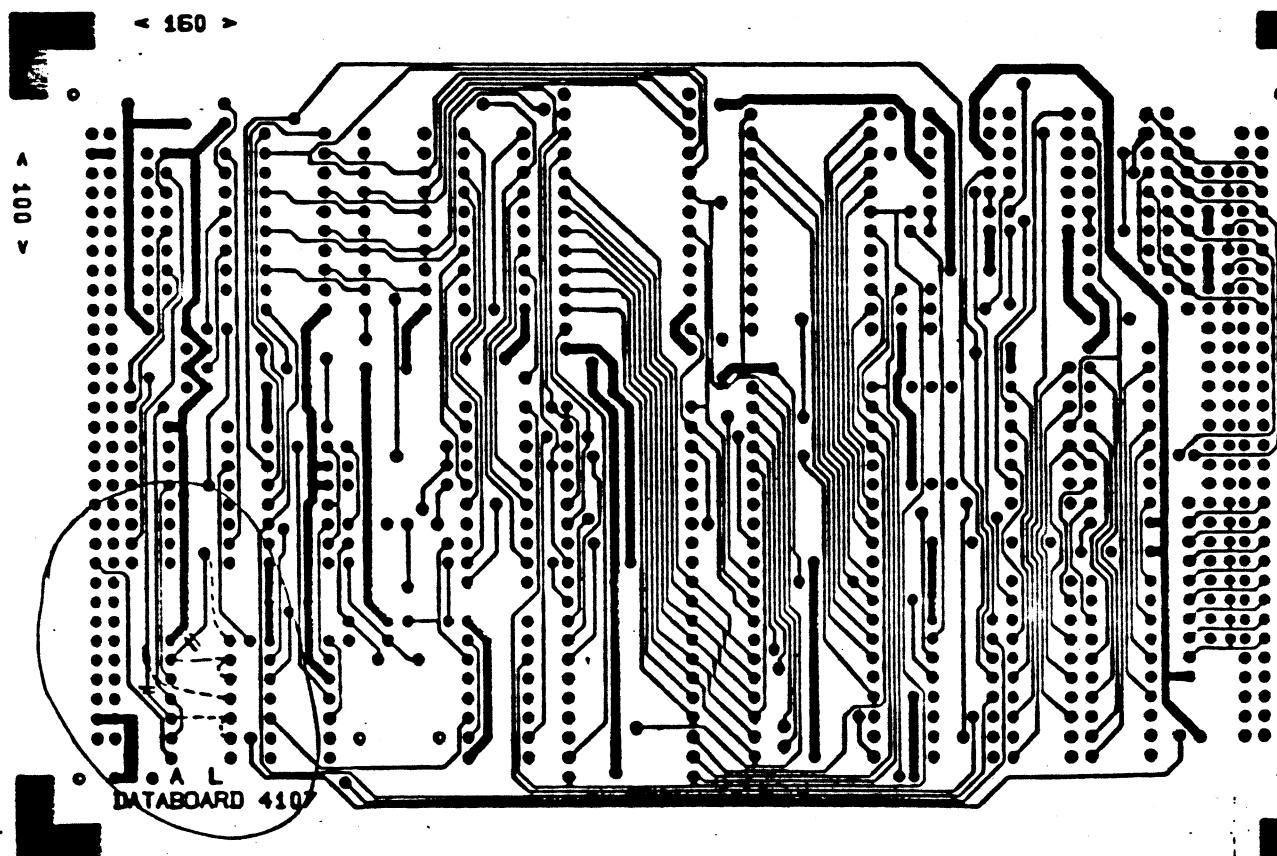
Bulletin No: 18	Date: 83 04 18	Source: MK	Page: 1 (1)
-----------------	----------------	------------	-------------

Product: ABC80 XEBEC INTERFACE 4107

Eftersson i vissa fältapplikationer förekommer störningsproblem på signaler CS och/eller RST, skall 4107 modifieras på följande sätt:

- 1). IC 1A skall bytas mot LS132
- 2). Mönsterkortet skall modifieras enl. ritning för att korrigera polaritetsskillnad mellan LS08 och LS132's utgångar (två lediga grindar i kretsen användes för ändamålet.).

Modifieringen kräver två kapningar och fyra trådförbindelser på lödsidan. Obs! Endast 4107 rev. A berörs, då ändringen är införd på rev. B.



Bulletin No: 19

Date: 830428

Source: SJ

Page: 1 (2)

Product: 4110 2* USART - SIO

Störningar på Inp-och statussignalerna gör att kortet inte fungerar.

Genom att koppla SIO:ns klocka till CPU:ns klocka minskar känsligheten för dessa störningar.

I system med 4MHz tvåkorts dator (1045,1046) måste följande ändringar göras på 4110 kortet.

1. Kapa förbindelsen vid strap S4.
2. Koppla med isolerad tråd på lödsidan:
Kontakt 1P stift 5B-3E:13

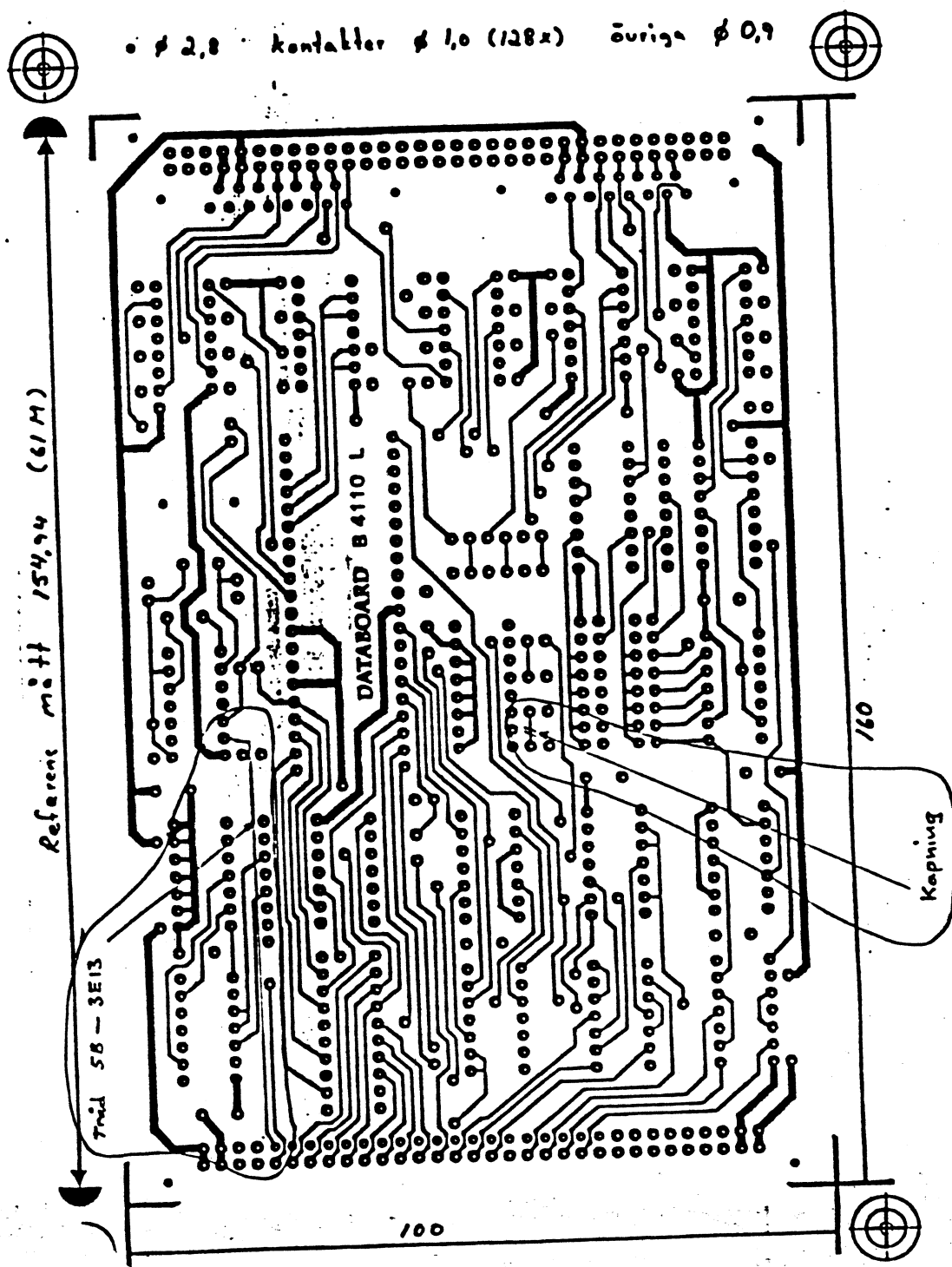
För att fungera tillsammans med 1045 och 1046 måste 4110-kortet vara försett med Z80A-SIO/2 (pos. 3D).

1046 kortet bör byglas för två "IO-waitstates" för att systemet skall vara kompatibelt med nya rev. av 4110-kortet.

Bilaga: kapnings-och kopplingsskiss.

Bulletin No: 19	Date: 830428	Source: SJ	Page: 2 (2)
-----------------	--------------	------------	-------------

Product: 4110 2* USART - SIO



Bulletin No: 20

Date: 830428

Source: SJ

Page: 1 (2)

Product: 4110 2* USART - SIO

Störningar på Inp-och statussignalerna gör att kortet inte fungerar.

Genom att koppla SIO:ns klocka till CPU:ns klocka minskar känsligheten för dessa störningar.

I system med 2,5 MHz tvåkorts dator (1043,1044) måste följande ändringar göras på 4110 kortet.

1. Kapa förbindelsen vid strap S4.
2. Koppla med isolerad tråd på lödsidan:
kontakt 1P stift 5B - 3E:13

För att det modifierade 4110 kortet skall fungera i systemet måste CPU klockan finnas på stift 5B i den position där 4110 kortet installeras.

En möjlighet är att installera 4110 kortet i systemets USART-position.

Om detta inte är möjligt måste en virtråd dras i bakplanet från CPU-positionen (1043 kortet) stift 10A (signalen USART CLK.) till positionen där 4110 kortet installeras stift 5B.

Bilaga: kapnings- och kopplingsskiss.

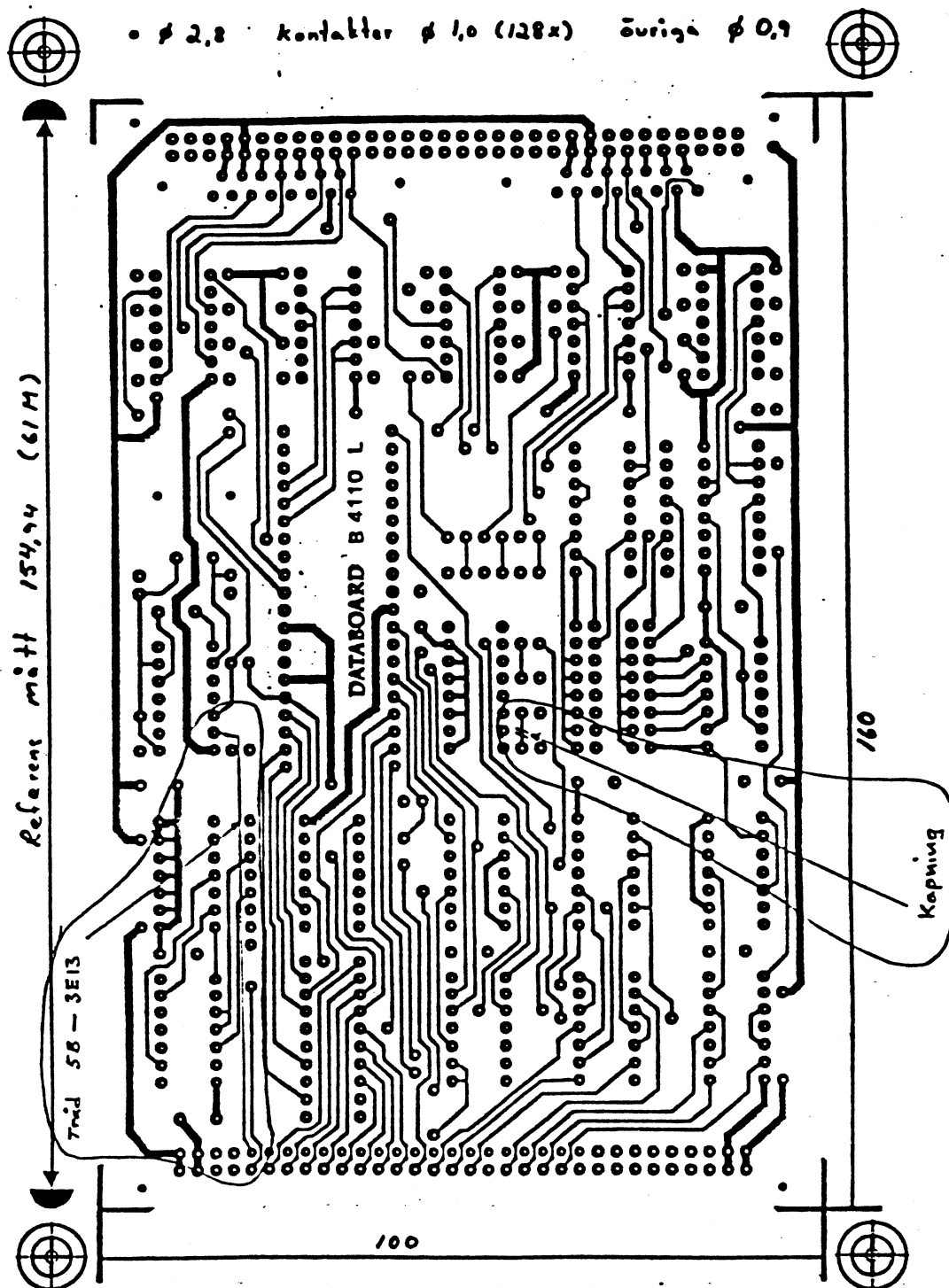
Bulletin No: 20

Date: 830428

Source: SJ

Page: 2 (2)

Product: 4110 2* USART - SIO



Bulletin No: 21

Date: 830429

Source: SJ

Page: 1 (2)

Product: 4110 2* USART - SIO

Störningar på Inp-och status signalerna gör att kortet inte fungerar.

Genom att koppla SIO:ns klocka till CPU:ns klocka minskar känsligheten för dessa störningar.

I system med 2,5MHz enkortsdator (1002,1003,1004,1057, 1062) måste följande ändringar göras på 4110 kortet.

1. Kapa förbindelsen vid strap S4.
2. Koppla med isolerad tråd på lödsidan:
Kontakt 1P stift 5B-3E:13

För att det modifierade 4110 kortet skall fungera i systemet måste CPU klockan finnas på stift 5B i den position där 4110 kortet installeras.

En möjlighet är att installera 4110 kortet i systemets USART-position.

Om detta inte är möjligt måste en virtråd dras i bakplanet från CPU-positionen (1002,1003,1004,1057 eller 1062 kortet) till stift 5B i den position där 4110 kortet installeras. 4110 kortet fungerar inte i system med snabba (4MHz) "enkort-are" och det kommer inte nya rev. av 4110 kortet heller klara.

Bilaga: Kapnings och kopplingsskiss

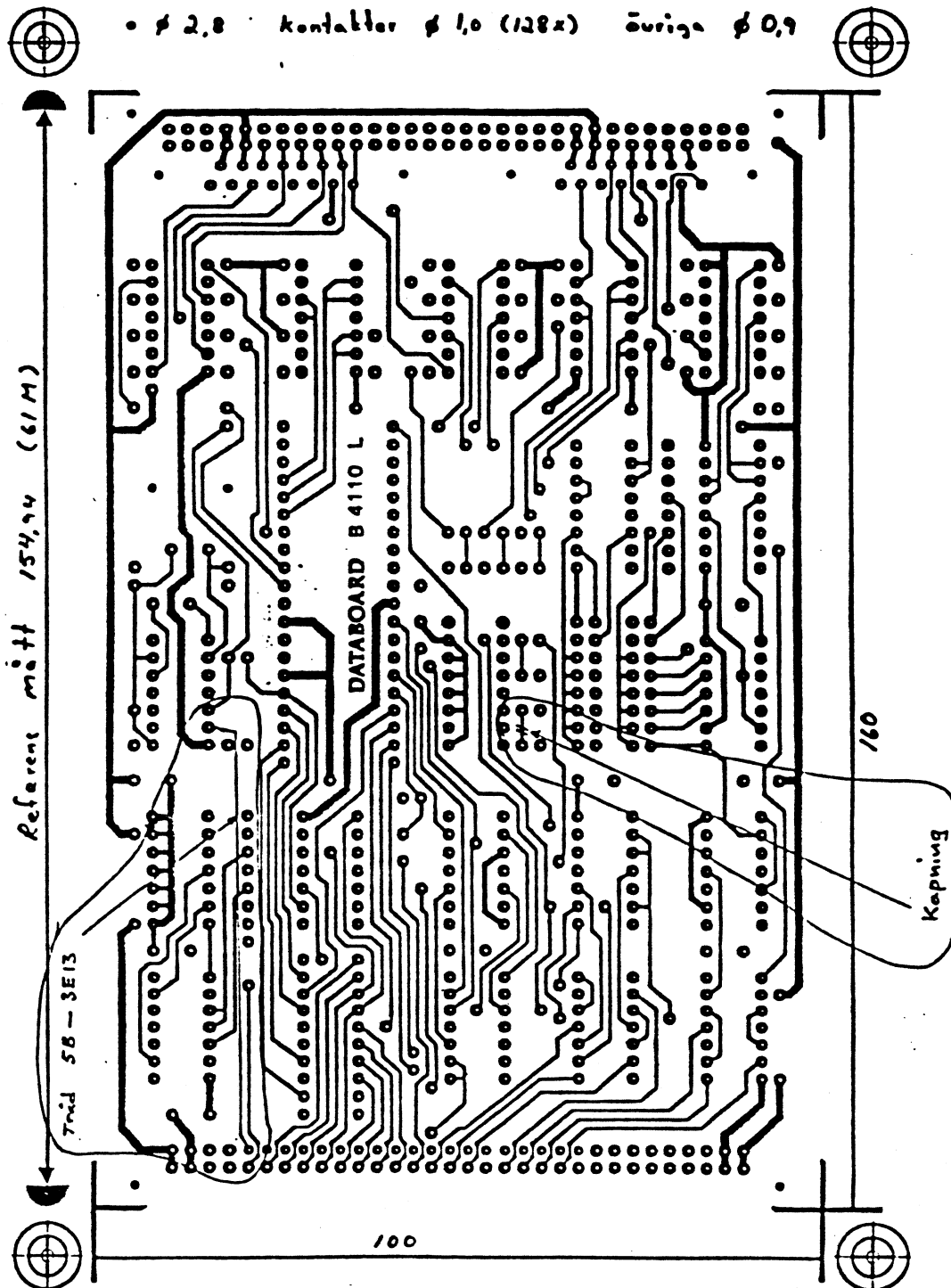
Bulletin No: 21

Date: 830429

Source: SJ

Page: 2 (2)

Product: 1410 2* USART - SIO



Bulletin No: 22

Date: 830429

Source: SJ

Page: 1 (1)

Product: 4110 2* USART - SIO

Störningar på Inp- och status signalerna gör att kortet inte fungerar.

Nuvarande version av 4110 kortet bör därför ej installeras i expansionsrack.

Sekvensen OUT C2; INP STAT för att läsa avbrottsvektorn ger inte tillförlitligt resultat i nuvarande version av 4110 kortet.

En ny rev. av 4110 kortet som klarar ovan nämnda fall kommer att tas fram.

Nuvarande version av 4110 kortet bör ej installeras i system med annan CPU än Z80.

Den nya rev. av 4110 kortet kommer att fungera även med andra CPU:er än Z80 om IO-stroberna är långa (ca. 1 μ s).

Bulletin No: 23

Date: 830614

Source: LL

Page: 1 (1)

Product: 1004 SBC-SIO

Jordning bortglömd på mönsterkortslayouten.

Tråd drages mellan 2P 17A, 17B och 0V.

Gäller rev. A, B, C.

Bulletin No: 24

Date: 830906

Source: AE

Page: 1:1

Product: 2009 width 8 x 2016 Byte-wide card.

Strapping info for 2009 width 8 x 2016, to ABC-net central.

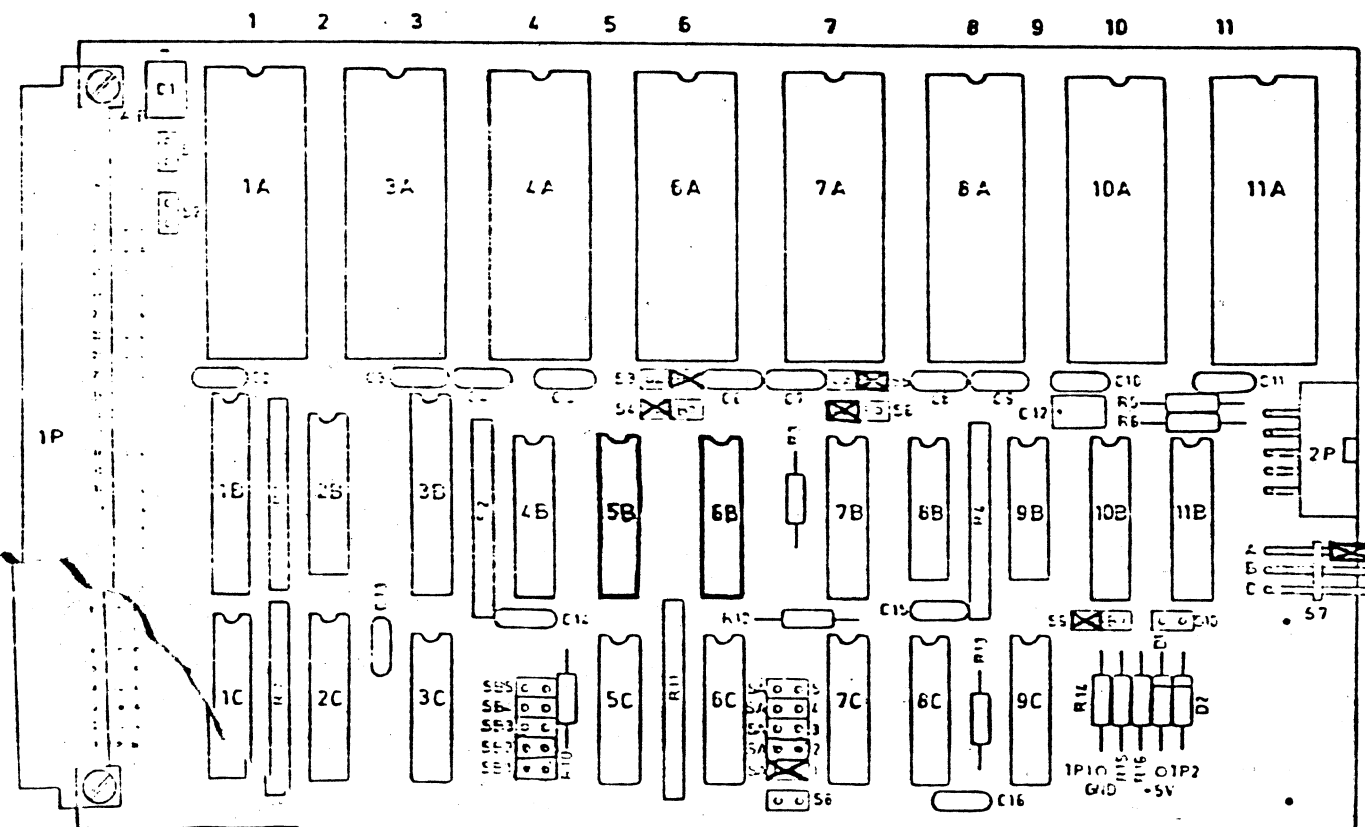
Base addr C000.

Pos. 5B and 6B

1	X	16
2		15
3		14
4		13
5		12
6		11
7	X	10
8		9

☒ = Mounted strap

Pos. 3C empty

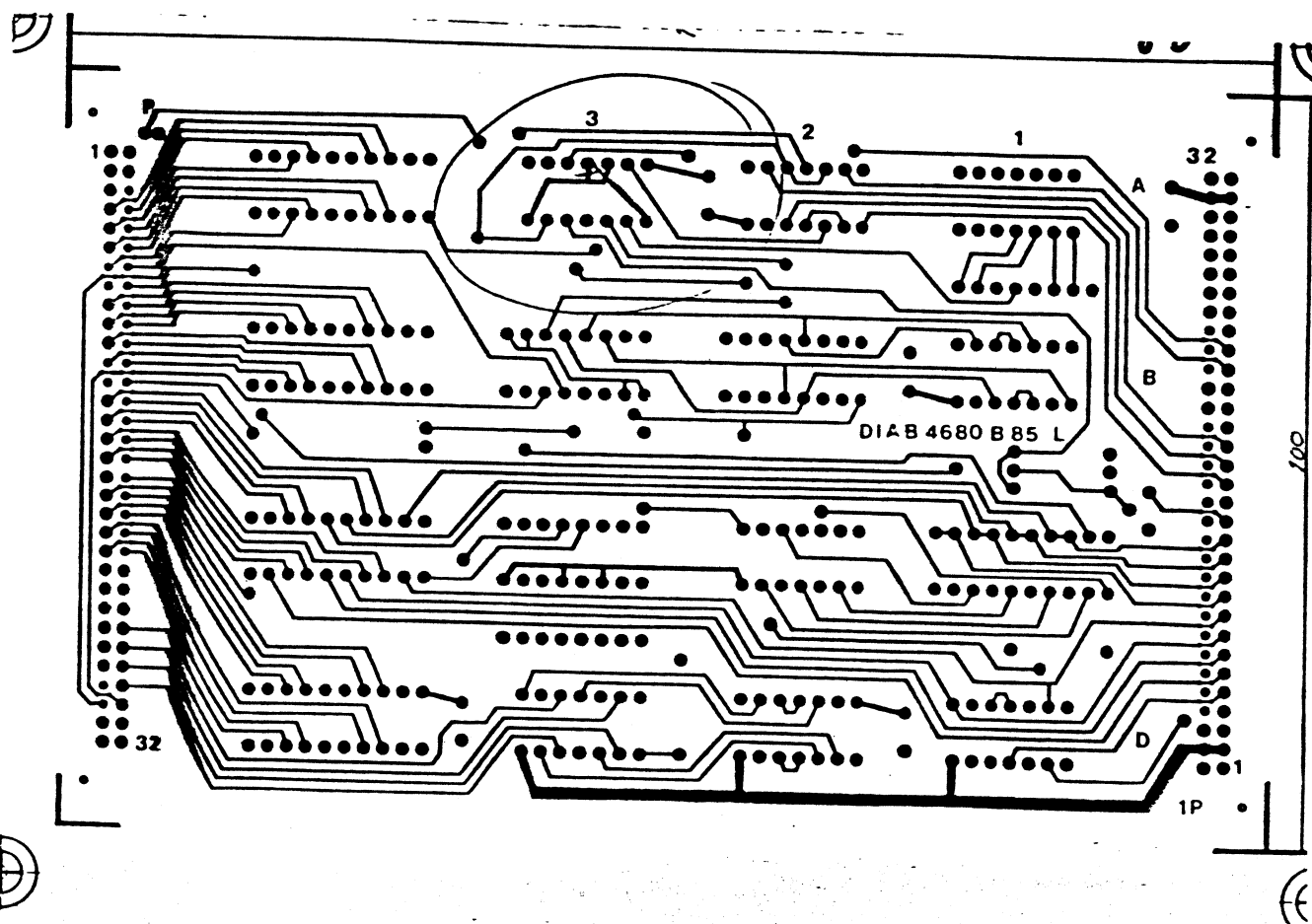


Bulletin No: 25	Date: 830920	Source: MB	Page: 1:1
-----------------	--------------	------------	-----------

Product: 4085-00	32 x 4 IN/2 OUT
------------------	-----------------

För att interrupt skall komma vid rätt tidpunkt och inte omedelbart vid inkoppling måste följande ändringar göras på 4085-00 kortet.

1. ~~Byt~~ förbindelsen 3A:11 - 3A:7.
2. ~~Byt~~ pla med isolerad tråd på lödsidan:
3A:11 - 3A:1.



Bulletin No: 26

Date: 830930

Source: SJ

Page: 1 (2)

Product: 5047 ABC 800 NRZI

Enligt CCITT Rec. V24 §4.5 måste krets nr. 103 vara i tillståndet binär etta när både krets nr. 105 och krets nr. 106 är i avslaget tillstånd.

Konstruktionen på 5047 kortet uppfyller inte det kravet, vilket medför att 5047 inte fungerar tillfredställande med NOKIA DS2839 modemer.

Följande ändringar måste göras på 5047 kortet.

1. Kapa förbindelsen till 1C:10 på lödsidan.
2. Löd fast en IC-krets 74LS04 ovanpå kretsen 74LS86 pos. 1C på 5047 kortet.
Löd endast fast ben 7, 10 och 14 på kretsen 74LS04, men bocka upp alla övriga ben så att de inte gör kontakt med någonting.
3. Koppla med isolerad tråd mellan ben 11 på kretsen 74LS04 som är fastlödd enligt punkt 2. ovan och 2A:6 på 5047 kortets lödsida.

Bilaga: Kapnings och kopplingsskiss.

Bulletin No: 27

Date: 831115

Source: HGK

Page: 1

Product: 5085 STEP POW 1A

Felaktigt valda utgångstransistorer.

VN019N5 klarar bara 0,25 A kontinuerlig utgångsström vid 25 V arbetsspänning.

För att klara 1 A kontinuerlig utgångsström väljs NPN-Darlington TIP 121 eller BDX 53C.

Gamla transistorer monteras bort och de nya är direkt utbytbara.

Kortet märks om till 5085-10.

Bulletin No28

Date: 831215

Source: SJ

Page: 1

Product: 5024

DNET

Konstruktionen på 5024 kortet är sådan att då signalen CTS är i tillståndet "ON" så kommer signalen DCU att inta tillståndet "ON" p.g.a. egen sändning.

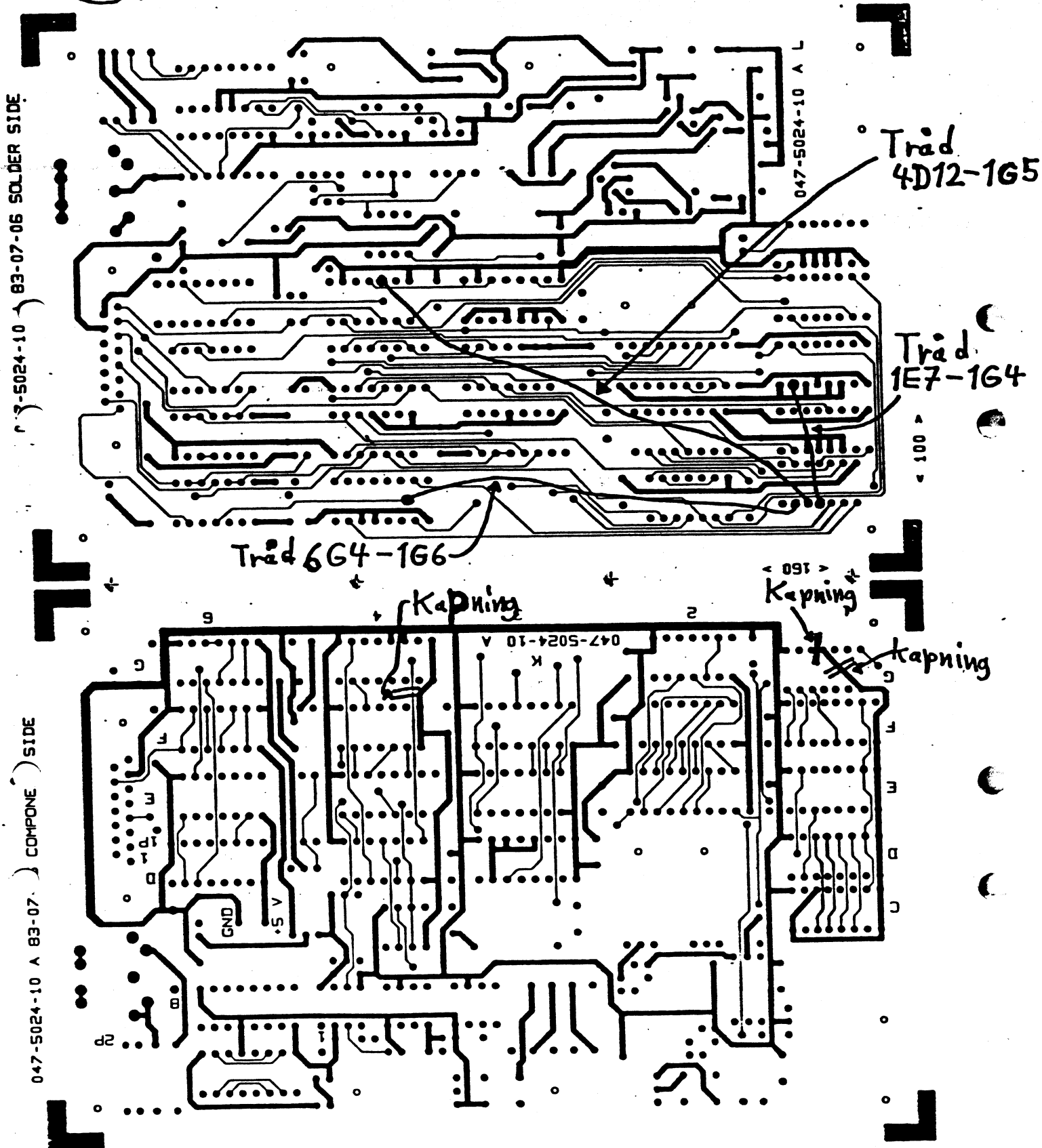
Detta medför att om två DNET-noder som har ID-nummer vars sex minst signifikanta bitar är lika, kommunicerar med varandra och samtidigt en tredje DNET-nod kommunicerar med en av de två först nämnda DNET-noderna så kommer kommunikationen med den tredje DNET-noden att drabbas av "time-out" tillstånd på ett sådant sätt att den effektiva överföringshastigheten sjunker med mellan 10% och 50% för kommunikationen med den tredje DNET-noden.

För att åtgärda detta måste följande ändringar göras på 5024 kortet:

1. Kapa förbindelsen 1G:14 - 1G:4 på komponentsidan (under IC-hållare)
2. Kapa förbindelsen 1G:4 - 1G:5 på komponentsidan (under IC-hållare)
3. Kapa förbindelsen 6G:4 - 4D:1 på komponentsidan
4. Koppla med isolerad tråd på lödsidan: 6G:4 - 1G:6
5. Koppla med isolerad tråd på lödsidan: 4D:12 - 1G:5
6. Koppla med isolerad tråd på lödsidan: 1E:7 - 1G:4

Bilaga: Kapnings och kopplingsskiss.

② Koppla med isolerad tråd på lödsidan



① Kapa förbindelser på komponentsidan

Bulletin No: 28

Date: 1983-12-08

Source: MK

Page: 1

Product: 4105 XEBEC (SA81) INTERFACE

På marknaden förekommer f.n. följande varianter av 4105:

<u>Variant</u>	<u>Mönsterkort</u>	<u>Etikett nr</u>
1	4105-00	4105
2	4105-10	4105-00
3	4105-10	4105-10

Variant nr 1 utgör den äldsta revisionen. Följande anmärkningar har gjorts:

- kanalvalsplugg följer inte standard
- då kortet användes i ett 4MHz system, måste kondensator C5 tas bort och motstånd R5 kortslutes.

Ovannämnda brister är åtgärdade i variant nr. 2. Standard CS-plugg är inlagd i pos. 5E och en extra strapp möjliggör anpassning till 2,5 MHz och 4 MHz system.

OBS! denna variant kännetecknas av att det finns en trådcändring gjort på kortet kring IC 4A. För övrigt är kortet helt kompatibelt med variant nr. 1.

Variant nr. 3 är ej programkompatibel med övriga. Den möjliggör mera effektivt utnyttjande av DMA i 4680 system, men kräver en ny Bootstrapp PROM samt reviderad disc loader.

Hårdvaruändring som krävs för att göra 4105-10 programkompatibelt med 4105-00 är följande:

- 1). Bryt 4A:10-4A:11
- 2). Koppla 4A:9 - 4A:10

Bulletin No: 29

Date: 831215

Source: SJ

Page: 1(2)

Product: 5024

DNET

Konstruktionen på 5024 kortet är sådan att då signalen CTS är i tillståndet "ON" så kommer signalen DCD att inta tillståndet "ON" p.g.a. egen sändning.

Detta medför att om två DNET-noder som har ID-nummer vars sex minst signifikanta bitar är lika, kommunicerar med varandra och samtidigt en tredje DNET-nod kommunicerar med en av de två först nämnda DNET-noderna så kommer kommunikationen med den tredje DNET-noden att drabbas av "time-out" tillstånd på ett sådant sätt att den effektiva överföringshastigheten sjunker med mellan 10% och 50% för kommunikationen med den tredje DNET-noden.

För att åtgärda detta måste följande ändringar göras på 5024 kortet:

1. Kapa förbindelsen 1G:14 - 1G:4 på komponentsidan (under IC-hållar
2. Kapa förbindelsen 1G:4 - 1G:5 på komponentsidan (under IC-hållare
3. Kapa förbindelsen 6G:4 - 4D:1 på komponentsidan
4. Koppla med isolerad tråd på lödsidan: 6G:4 - 1G:6
5. Koppla med isolerad tråd på lödsidan: 4D:12 - 1G:5
6. Koppla med isolerad tråd på lödsidan: 1E:7 - 1G:4

Bilaga: Kapnings och kopplingsskiss.

Bulletin No: 30

Date: 1984-01-11

Source: ÖL

Page: 1

Product: 1003 SBC-PIO rev. A, B, C samt 1004 SBC-SIO rev. A, B, C, D, E

Problem: Vissa kretsar av typ 8T97 ger negativa glitcher på utgångarna när de enablas. Sådana glitchar får bussvändlogiken att fungera fel och kan därmed få kortet att sluta fungera. Problemet är speciellt frekvent vid låg temperatur.

Rekommenderad åtgärd:

Byt 8T97 mot 74LS367AN från Motorola eller Texas.

Max fördröjningen till XMEMFL* ökas därvid med 25 ns.

Bulletin No: 32

Date: 1984-04-10

Source: MK

Page: 1 of 1

Product: 2005-01, 2005-02, 2005-10, 128kD-RAM board

Då i ett system ingår mer än ett 2005 kort,
skall motstånd R17 (pos. 1F:8-9) avlägsnas
på alla kort utom ett.

Detta skall göras medelst kapning om diskreta
motstånd är monterade, eller genom att vika
ut ett kapselben i pos. 1F:8 om 220 ohm DIL-
kåpa användes.

Det 2005-kort som har motståndet intakt bör
vara strappat till lägsta adressområde.
Åtgärden vidtages vid systemprov, eller i sam-
band med service av systemet.

Bulletin No: 33

Date: 840507

Source: HGK

Page: 1 of 1

Product: 4027-10 GPIB

FEL: När kontrollbussen är i vila lyser alla lysdioder.
Det borde vara så att när signalen blir aktiv så
tänds också lysdioden.

ATGÅRD: Byt krets 3B, LS 240 till LS 244.
Lysdioderna tänds nu för aktiva kontrollsignaler.

Bulletin No: 34

Date: 840508

Source: MB

Page: 1 of 1

Product: Bakplan 6292-00 för 1043, 1044

I rackar producerade efter 831124 saknas en tråd mellan
pos. 6:4A till pos. 7:4A.
Denna tråd måste dras för att klockkortet 4018 skall fungera.

Bulletin No:	35	Date:	840612	Source:	TPE	Page:	1/1
Product:	1081	SBC M6809	M6809 Single board computer				

Reason: The SIO-boards 4110 and 4179 does not work together with the 1081 SBC.

This depends on that the SIO-board and the SBC does not work on the same frequency.

Action: Unfortunately there is nothing to do.
Asynchronous communication may be done by using the UART 4117 or 4118.

Bulletin No: 37	Date: 840717	Source: Ga	Page: 1/2
-----------------	--------------	------------	-----------

Product: All 4Mhz two-deck 4680 systems.

Problem: Data may occasionally be lost during DMA-transfer, especially with magtape thru interface 4104.

Action: Split the big wire harness containing almost all connections between the two deck's into three parts. One for DMA-control lines (5), one for I/O-strobe lines (10) and one for the databus (8).

- 1 - Unwrap 15A-23A and 25A-30A from the wire harness between the decks (DMA-control and I/O-strobes).
- 2 - Wrap 15A-23A and 25A (I/O-strobes) straight between the deck's at the next I/O position.
- 3 - Wrap 26A-30A (DMA-control) straight between the deck's at the next I/O position.
- 4 - The databus may remain where it was, the important thing is that the three signal types are separated.

Refer to the sketch on page 2 for the location of the three wire harnesses as seen from the back.

Do not wrap the wires to tight.

Check also that the two deck's have thier ground and supply voltages properly connected together according to the sketch.

NOTE! There may exist systems that already have theese changes done, as whole or partly.

These actions should be done on all systems concerned, even if the described problem has not been seen.

Bulletin No: 36

Date: 840706

Source: MK/GA

Page: 1/1

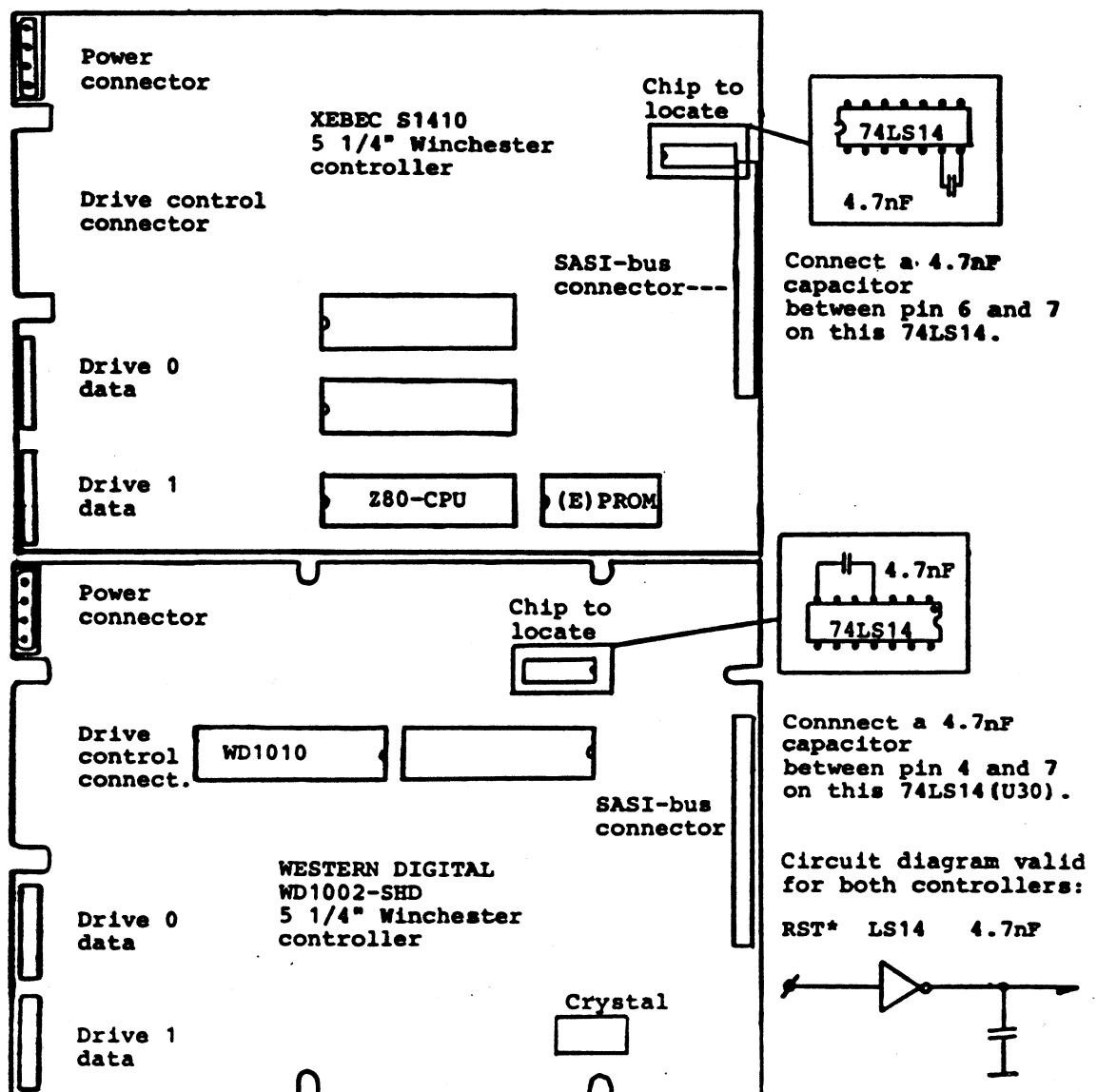
Product: 5" Winchester disk controllers, XEBEC1410 and Western digital WD1002-SHD

Problem: Poor noise immunity on the RST* input which may result in file system crash.

Action: Find out which controller you have and then apply a 4.7nF capacitor according to the sketches below.

Preferred capacitor type: CK05 or CK06

This FSI is valid for both DataBoard and DS90 systems.



Bulletin No: 38

Date: 84 08 06

Source: MK

Page: 1 (1)

Product: 2100-00, 2100-10 Memory board

PAL-circuit in pos. 12E marked "8017" must be replaced by a circuit marked "8017A".
All produced and delivered memory boards must be modified this way.

Bulletin No:	39	Date:	840814	Source:	MK/Ga	Page:	1/1
--------------	----	-------	--------	---------	-------	-------	-----

Product: 5115-00 Mini-ICE Z80

Problem : Wrong type of components mounted in production which has not been detected in testing.

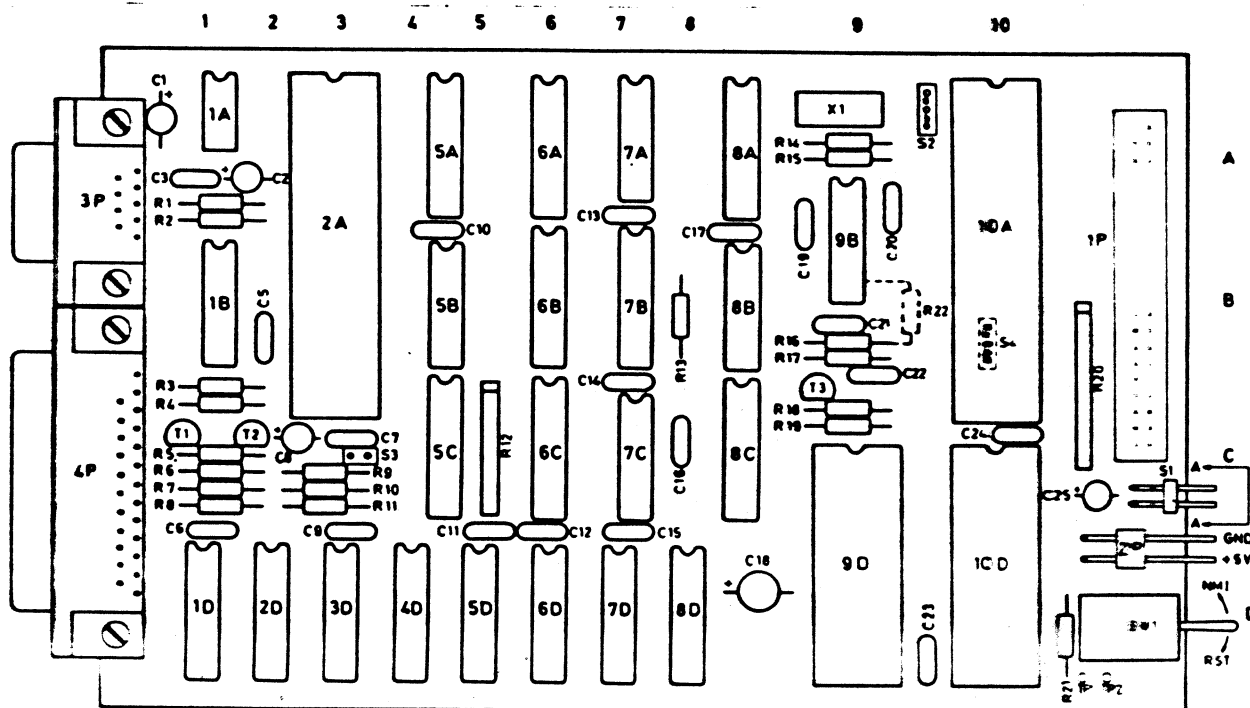
Action : Check the following components for the correct values and/or types.
Please refer to the component layout below.

IC pos 5B : 74LS125 must be TEXAS or MOTOROLA.
IC pos 1B : 1489A, note that the A is significant.
R1 : 10k
R21 : 470E
R22 : 680E mounted at solderside between IC 74S04 pos 9B pin 9 and R16 at end near Z80-CPU.
C22 : 15pF

The flatribbon cable must not be longer than the one delivered with the Mini-ICE.

Too low or noisy supply voltage at the CPU socket on the target system may cause system malfunction.

Note : The Mini-ICE is primarily designed to operate with DataBoard single board CPU's (1001-1005, 1057 and 1062).



Bulletin No: 40	Date: 840822	Source: 6L/Ga	Page: 1/1
-----------------	--------------	---------------	-----------

Product: All 4XXX boards

In order to improve noise immunity on 4XXX-boards, all IC's type 74LS08 and 74LS32 which is directly connected to the bus, should be replaced with 74ALS08 and 74ALS32 respectively.

This is extremely important on the 4004, 4104 and 4105 boards.